

Inhaltsverzeichnis

1	Einleitung	1
1.1	Der Hardware-Entwurfsablauf	2
1.2	Binäre Entscheidungsdiagramme (BDDs)	3
1.3	Aufbau der Arbeit	5
2	Grundlagen	7
2.1	Boolesche Funktionen	8
2.1.1	Boolesche Algebra	10
2.1.2	Anforderungen	14
2.1.3	Eigenschaften	18
2.1.4	Repräsentationen	21
2.2	BDDs	40
2.2.1	Freie BDDs	51
2.2.2	Geordnete BDDs (OBDDs)	53
2.2.3	Reduzierte OBDDs	62
3	Master BDD (MBDD)	77
3.1	Knotentabelle	80
3.1.1	Hashverfahren	82
3.1.2	Speicherbereinigung	90
3.2	Caches	94
3.3	Manager	99
3.4	BDD-Manager	104
3.5	Der Parsing-Prozess	106
3.5.1	PLA-Reader	110
3.5.2	DIMACS-Reader	113

4	Ausnutzung von Ordnungseigenschaften	117
4.1	Einstufige Normalformen	119
4.2	Zweistufige Normalformen	124
5	Performanzevaluation	135
5.1	Benchmark-Instanzen	136
5.1.1	ISCAS-Probleme und Addierer	136
5.1.2	SATLIB-Probleme	137
5.1.3	Das Damenproblem	138
5.2	Experimente	140
5.2.1	Minimierung intermediärer Knoten	141
5.2.2	Einfluss von Termordnungen auf BDDs	142
5.2.3	Vergleich mit CUDD und BuDDy	144
6	Zusammenfassung und Ausblick	147
	Kodierung des Damenproblems	155
	Auszug aus dem Testprotokoll	157
	Literatur	159