

Inhaltsverzeichnis

1	Zahlensysteme.....	1
1.1	Allgemeines Zahlensystem	1
1.2	Dual-, Oktal- und Hexadezimalsystem	2
1.3	Konvertierung zwischen den Zahlensystemen.....	3
1.4	Arithmetische Operationen im Dualsystem	5
1.4.1	Die duale Addition	5
1.4.2	Die duale Subtraktion	5
1.4.3	Die Multiplikation von Dualzahlen (Booth-Algorithmus)	10
1.4.4	Die Division von Dualzahlen (Restoring-Methode).....	12
1.5	Die Darstellung gebrochener Zahlen im Dualsystem	14
1.6	Binäre Vorsätze für Zweierpotenzen	15
2	Logische Funktionen	19
2.1	Grundbegriffe	19
2.1.1	Logik-Pegel und Logik-Zustand einer binären Variablen	19
2.1.2	Zuordnungssysteme.....	21
2.1.3	Signalnamen in der Digitaltechnik	24
2.2	Vergleich zwischen analoger und digitaler physikalischer Größe	24
2.3	Schaltalgebra.....	26
2.3.1	Verknüpfungszeichen	26
2.3.2	Definition der logischen Funktionen	28
2.3.3	Schaltsymbole	29
2.3.4	Rechenregeln der Schaltalgebra	32
2.3.5	Logikstufen.....	34
2.3.6	Realisierung der Grundverknüpfungen in NAND- und NOR-Technik	35
2.3.7	Normalform einer logischen Funktion	37
2.4	Minimieren logischer Funktionen.....	39
2.4.1	Allgemeines.....	39
2.4.2	Minimierungsverfahren	41
2.4.3	Karnaugh-Veitch-Diagramm (KV-Diagramm)	42
2.4.3.1	KV-Diagramm für zwei Eingangsvariablen	43
2.4.3.2	KV-Diagramm für drei Eingangsvariablen.....	44
2.4.3.3	KV-Diagramm für vier Eingangsvariablen.....	47
2.4.3.4	KV-Diagramm für fünf Eingangsvariablen	50

3	Technische Realisierung digitaler Schaltungen.....	53
3.1	Überblick über die technologische Entwicklung	53
3.2	Realisierungskonzepte nach Einführung integrierter Schaltkreise.....	54
3.3	Charakteristische Eigenschaften digitaler integrierter Schaltkreise.....	56
3.3.1	Lastfaktoren.....	57
3.3.2	Störspannungsabstand	57
3.3.3	Schaltzeiten.....	59
3.4	Bausteinfamilien	60
3.4.1	Transistor-Transistor-Logik (TTL).....	60
3.4.1.1	Digitale Schaltungen in Standard-TTL	60
3.4.1.2	Digitale Schaltungen in Schottky-TTL	61
3.4.1.3	TTL-Schaltungen mit spezieller Ausgangsstufe	63
3.4.1.4	Realisierung der Pegel-Zustände an TTL-Eingängen ..	65
3.4.2	Integrierte Schaltungen in MOS-Technik.....	68
3.4.3	Emitter Coupled Logic (ECL)	73
3.4.4	Trends bei der technologischen Weiterentwicklung	75
3.5	Anwenderspezifische Bausteine (Application Specific ICs).....	75
3.5.1	Fullcustom ICs.....	76
3.5.2	Gate Array	76
3.5.3	Standardzellen IC	76
3.6	Programmierbare Logik.....	77
3.6.1	Programmable Logic Device PLD.....	77
3.6.2	Complex Programmable Logic Device (CPLD).....	84
3.6.3	Field Programmable Gate Array FPGA.....	85
3.6.3.1	Allgemeiner Aufbau eines FPGAs.....	85
3.6.3.2	FPGA mit Antifuse-Link	86
3.6.3.3	FPGA mit SRAM-Verbindungselement	88
4	VHDL als Entwurfs- und Simulationssprache.....	95
4.1	Einführung in VHDL	95
4.2	Motivation zum Erlernen von VHDL in einem Grundkurs	96
4.3	Grundlagen.....	96
4.4	Entity-Deklaration.....	97
4.4.1	Einfache Entity-Deklaration ohne Parameterübergabe.....	100
4.4.2	Erweiterte Entity-Deklaration mit Parameterübergabe.....	101
4.4.3	Entity-Declaration mit Entity-Anweisungen	101
4.5	Architecture	102
4.5.1	Verhaltensbeschreibung (Behavioral description).....	102
4.5.2	Nebenläufige Anweisungen in der Verhaltensbeschreibung	103
4.5.2.1	Nebenläufige Signalzuweisung.....	103
4.5.2.2	When-Else-Anweisung	104
4.5.2.3	With-Select-When-Anweisung	104
4.5.2.4	Anwendungsbeispiele mit nebenläufigen Anweisungen	105
4.5.3	Prozess-Anweisung	107

4.5.4	Sequentielle Anweisungen in der Verhaltensbeschreibung	108
4.5.4.1	Sequentielle Signalzuweisung	109
4.5.4.2	Sequentielle Variablenzuweisung	109
4.5.4.3	If-Then-Else-Anweisung	110
4.5.4.4	Case-When-Anweisung	110
4.5.4.5	For-Loop-Anweisung.....	110
4.5.4.6	While-Loop-Anweisung	111
4.5.4.7	Next- und Exit-Anweisung	111
4.5.4.8	Anwendungsbeispiele mit Prozess und sequentiellen Anweisungen	111
4.5.5	Strukturbeschreibung (Structural description).....	112
4.6	Unterprogramme.....	115
4.6.1	Prozeduren.....	116
4.6.2	Funktionen.....	117
4.7	Weiterführende Kapitel.....	119
4.7.1	Assertion- und Report-Anweisung	119
4.7.2	Alias-Deklaration	120
4.7.3	Überladen (Overloading).....	120
4.7.4	Auflösungsfunktionen (Resolution functions).....	121
4.7.5	Package und Use-Anweisung.....	121
4.7.6	Bibliotheken	124
4.7.7	Generate-Anweisung	125
4.7.8	Block-Anweisung.....	125
4.7.9	Konfiguration	126
4.7.9.1	Konfiguration für VHDL-Modelle mit Verhaltensbeschreibung	126
4.7.9.2	Komponenten-Konfiguration.....	127
4.7.9.3	Block-Konfiguration.....	128
4.8	VHDL-Grundbegriffe zum Nachschlagen	130
4.8.1	Bezeichner (Identifizier).....	131
4.8.2	Datenobjekte und Objektklassen	132
4.8.2.1	Konstanten	132
4.8.2.2	Variablen	132
4.8.2.3	Signale	133
4.8.3	Datentypen	133
4.8.3.1	Skalare Datentypen (Scalar types).....	135
4.8.3.2	Zusammengesetzte Datentypen (Composite types)	136
4.8.3.3	Subtypes.....	140
4.8.3.4	Attribute.....	140
4.8.4	Operatoren und Operanden.....	141
4.9	Testen von VHDL-Modellen	143
4.9.1	Simulationstechniken	143
4.9.2	Testbench mit Testvektoren	144
4.9.3	Testbench mit Ein- und Ausgabedatei.....	147

5	Kombinatorische Schaltungen.....	153
5.1	Codierschaltungen	153
5.1.1	Alphanumerischer Code	153
5.1.2	Numerischer Code	154
5.2	Multiplexer und Demultiplexer.....	160
5.2.1	Multiplexer	160
5.2.2	Demultiplexer	162
5.3	Addierer	163
6	Sequentielle Schaltungen.....	169
6.1	Elementare Schaltwerke.....	169
6.1.1	Digitale Oszillatoren.....	170
6.1.2	Monostabile Kippstufen (Monoflops)	173
6.1.3	Bistabile Kippstufen (Flipflops)	174
6.1.3.1	Ungetaktetes RS-Flipflop (RS-Latch).....	175
6.1.3.2	Einzustandsgesteuerte Flipflops.....	178
6.1.3.3	Einflankengesteuerte Flipflops	180
6.2	Zähler.....	189
6.2.1	Asynchrone Zähler	189
6.2.1.1	Asynchroner Dualzähler	189
6.2.1.2	Asynchroner Modulo-m-Zähler	191
6.2.2	Synchrone Zähler.....	193
6.2.2.1	Synchroner Dualzähler.....	193
6.2.2.2	Synchroner Modulo-m-Zähler	198
6.3	Schieberegister.....	201
6.3.1	Realisierung mit flankengesteuerten D-Flipflops	201
6.3.2	Anwendungsgebiete	203
6.3.2.1	Serielle Datenübertragung.....	203
6.3.2.2	Rechenoperationen.....	203
6.3.2.3	Rückgekoppelte Schieberegister	204
6.4	Systematische Beschreibung der Schaltwerke	206
6.4.1	Grundlagen der Automatentheorie	206
6.4.2	Das Zustandsdiagramm und die Zustandsfolgetabelle	208
6.4.2.1	Zustandsdiagramm.....	208
6.4.2.2	Zustandsfolgetabelle	210
6.4.2.3	Zustandsreduzierung	212
6.5	Asynchrone Schaltwerke	213
6.6	Grundlagen synchroner Schaltwerke	215
6.6.1	Reset-Logik zur Vorgabe des Anfangszustands	215
6.6.2	Asynchrone und synchrone Eingabe	216
6.6.3	Kombinatorische Ausgabe und Registerausgabe.....	217
6.7	Beispiel für die Analyse synchroner Schaltwerke.....	218
6.8	Beispiele für den Entwurf synchroner Schaltwerke.....	219

7	Digitale Halbleiterspeicher	229
7.1	Schreib-/Lesespeicher (RAM)	230
7.1.1	Statisches RAM (SRAM)	231
7.1.2	Dynamisches RAM (DRAM)	234
7.1.3	Das Fast-Page-Mode-DRAM (FPM-DRAM)	239
7.1.4	Das Enhanced DRAM (EDRAM)	240
7.1.5	Das Extended-Data-Output-DRAM (EDO-DRAM)	241
7.1.6	Burst Extended Data Output DRAM (BEDO-DRAM)	241
7.1.7	Das Synchrone DRAM (SDRAM)	242
7.1.8	Das Enhanced SDRAM (ESDRAM)	244
7.1.9	Das Double Data Rate SDRAM (DDR SDRAM)	245
7.1.10	Das Quad Data Rate SDRAM (QDR SDRAM)	251
7.1.11	Weiterentwicklung des Datendurchsatzes mittels „GDDR SGRAMs“	254
7.1.12	Quasistatisches dynamisches RAM	256
7.1.13	Dual-Port-RAM und Video-RAM	256
7.1.14	First-In/First-Out-Speicher (FIFO-Speicher)	260
7.1.15	Das FRAM	263
7.1.16	Das MRAM	268
7.2	Festwertspeicher (ROM)	271
7.2.1	Maskenprogrammiertes ROM	271
7.2.2	Programmierbares ROM (PROM)	272
7.2.3	UV-löschbares, programmierbares ROM (EPROM)	273
7.2.4	Elektrisch löschbare, programmierbare ROMs (EAROM, EEPROM)	274
7.2.5	Nichtflüchtige RAMs (Non Volatile RAMs, NOVRAMs)	276
7.2.6	Flash-Speicher (Flash Memory)	277
7.3	Entwurf komplexer Speichersysteme	280
7.4	Tabellarische Übersicht über verfügbare Speicherbausteine	284
8	Analog-Digital- und Digital-Analog-Umsetzer	287
8.1	Das Wesen von Analog-Digital-Umsetzern	288
8.2	Anwendungen von Analog-Digital- und Digital-Analog-Umsetzern	289
8.3	Systeme zur Umsetzung analoger in digitale und digitaler in analoge Signale	291
8.3.1	Das Abtasttheorem	292
8.3.2	Das Abtasthalteglied (AHG)	293
8.3.2.1	Forderungen an ein Abtasthalteglied während der Abtastphase	296
8.3.2.2	Forderungen an ein Abtasthalteglied während der Haltephase	296
8.3.2.3	Forderungen an ein Abtasthalteglied bezüglich der Umschaltcharakteristik	297

8.3.3	Erreichbare Genauigkeit für ADUs mit einer Codewortlänge von n Bit	300
8.3.4	Digitalcodes für ADUs und DAUs	303
8.4	Prinzipien der Analog-Digital-Umsetzung	305
8.4.1	Das Parallelverfahren	305
8.4.2	Das Wägeverfahren	307
8.4.2.1	Analog-Digital-Umsetzer mit sukzessiver Approximation	308
8.4.2.2	Analog-Digital-Umsetzer nach dem Wägeprinzip in Kaskadenstruktur	310
8.4.3	Das Zählverfahren	311
8.4.4	Das erweiterte Parallelverfahren.....	312
8.4.4.1	Das allgemeine Prinzip des erweiterten Parallelverfahrens	312
8.4.4.2	Der Pipeline-Analog-Digital-Umsetzer	315
8.4.5	Das erweiterte Zählverfahren	318
8.4.6	Sonderformen von Analog-Digital-Umsetzern.....	318
8.4.6.1	Indirekte Verfahren.....	318
8.4.6.2	Der Sigma-Delta-Umsetzer.....	323
8.4.6.3	Die nichtlineare Analog-Digital-Umsetzung	325
8.5	Prinzipien der Digital-Analog-Umsetzung	326
8.5.1	Die Summation gewichteter Ströme	328
8.5.2	Umsetzer mit R-2R-Leiternetzwerk	329
8.6	Eigenschaften realer AD- und DA-Umsetzer.....	331
8.6.1	Statische Fehler	331
8.6.1.1	Die Quantisierungsfehler	331
8.6.1.2	Der Offsetfehler	332
8.6.1.3	Der Verstärkungsfehler.....	332
8.6.1.4	Die Nichtlinearität.....	333
8.6.1.5	Die differenzielle Nichtlinearität	334
8.6.1.6	Der Monotoniefehler.....	334
8.6.1.7	Die Betriebsspannungsabhängigkeit der Wandlerparameter.....	335
8.6.2	Dynamische Fehler	335
8.6.2.1	Die Einschwingzeit	335
8.6.2.2	Der Signal-Rausch-Abstand und die Effektive Auflösung.....	336
8.6.2.3	Harmonische Verzerrungen	337
8.6.2.4	Das Histogramm	337
8.6.2.5	Glitch-Fläche	338
8.7	Betrieb von Analog-Digital-Umsetzern	339
8.7.1	Betrieb von Universal-Analog-Digital-Umsetzern	339
8.7.2	Betrieb von Analog-Digital-Umsetzern mit Mikroprozessor-Interface	341

9 Mikroprozessoren und Mikrocontroller	345
9.1 Grundlagen der Mikroprozessortechnik	346
9.1.1 Grundstruktur eines Mikrorechnersystems	346
9.1.2 Befehlsabarbeitung in einem Mikroprozessor	349
9.1.3 Typische Befehlsklassen	351
9.1.3.1 Arithmetische und logische Befehle	351
9.1.3.2 Transferbefehle	352
9.1.3.3 Befehle zur Programmablaufsteuerung	352
9.1.3.4 Spezialbefehle	353
9.1.4 Adressierung von Daten und Befehlen	354
9.1.4.1 Unmittelbare Adressierung	354
9.1.4.2 Absolute Adressierung	354
9.1.4.3 Indirekte Adressierung	355
9.1.4.4 Stapelspeicher	357
9.1.4.5 Befehlsadressierung	358
9.1.5 Maßnahmen zur Steigerung der Rechenleistung	359
9.1.5.1 Erhöhung der Taktfrequenz	359
9.1.5.2 Parallelität	360
9.1.5.3 Pipelining	361
9.1.5.4 Befehlssatzerweiterungen	363
9.1.6 Grundlegende Mikroprozessorarchitekturen	364
9.1.6.1 CISC	365
9.1.6.2 RISC	365
9.1.6.3 RISC und Harvard-Architektur	366
9.1.7 Mikrocontroller	369
9.2 Die Mikrocontroller-Familie Atmel-AVR	372
9.2.1 tinyAVR	372
9.2.2 megaAVR	373
9.2.3 AVR XMEGA	374
9.2.4 Die AVR-CPU	374
9.2.4.1 Statusregister	376
9.2.4.2 Arithmetische und logische Befehle	379
9.2.4.3 Transferbefehle	384
9.2.4.4 Sprungbefehle	387
9.2.5 Beispiele für die Verwendung der AVR-Befehle	390
9.2.5.1 Arithmetische und logische Grundfunktionen	390
9.2.5.2 Befehle für den Zugriff auf Speicher und Peripheriekomponenten	395
9.2.5.3 Programmverzweigungen	397
9.2.6 Grundlagen der Interruptverarbeitung	402
9.2.6.1 Interruptfreigabe	403
9.2.6.2 Interrupt-Service-Routinen	404
9.3 Eingebettete Peripheriekomponenten	408
9.3.1 Ports	408
9.3.2 Timer	415

9.3.2.1	Normal Mode	416
9.3.2.2	CTC Modus	417
9.3.2.3	PWM-Modi	418
9.3.2.4	Die Timer des ATmega32	420
9.3.3	Schnittstellen für die serielle Datenübertragung	429
9.3.3.1	U(S)ART	430
9.3.3.2	SPI	438
9.3.3.3	TWI / I ² C	444
9.3.4	Analoge Peripheriekomponenten	451
9.3.4.1	Analog/Digital-Umsetzer	451
9.3.4.2	Analog-Komparator	457
9.3.5	Interrupt-basierte Kommunikation mit Peripheriekomponenten	458
9.3.5.1	Interruptverarbeitung und atomare Operationen	460
9.3.5.2	FIFO-basierte Kommunikation mit Peripheriekomponenten	464
9.4	Hinweise zum praktischen Selbststudium	471
9.4.1	Hardwareauswahl	471
9.4.2	Entwicklungsumgebungen	472
9.4.3	Programmierung und Debugging von AVR-Mikrocontrollern	472
9.4.3.1	Programmiergeräte	473
9.4.3.2	Fuse-Bits	473
9.4.4	Erste Schritte	475
Literatur		477
Index		481