

Inhaltsverzeichnis

1	Anwendungsspezifische integrierte Schaltungen (ASICs)	1
1.1	Einordnung der Semicustom-Schaltungen	3
1.2	Wirtschaftlichkeit	6
1.3	Anwendungsbereiche	10
2	Technologien.....	14
2.1	Bipolare Halbleiterprozesse	15
2.1.1	Schaltungsfamilien mit gesättigter Logik (TTL, I ² L)	18
2.1.2	Schaltungsfamilien mit ungesättigter Logik (LSTTL, STTL, ECL)	21
2.2	MOS-Prozesse	25
2.2.1	MOS-Transistoren	25
2.2.2	CMOS-Transistoren und Grundschaltungen	31
2.3	Kombinierte und neuartige Halbleiterprozesse	37
2.3.1	BiCMOS - Bipolar kombiniert mit CMOS	37
2.3.2	SOI - Silizium auf Isolator	38
2.3.3	Galliumarsenid	40
3	Semicustom-Schaltungen	43
3.1	Programmierbare Logikschaftungen (PLD)	44
3.1.1	PLD-Architektur und Technologie	50
3.1.2	Bausteine mit zwei programmierbaren Ebenen (PLA) ..	55
3.1.3	Bausteine mit einer programmierbaren Ebene (PAL) ..	66
3.1.4	Programmierbare Makro-Logik (PML)	74
3.1.5	Programmierbare Zellen-Arrays (LCA)	76
3.2	Gate Arrays	81
3.2.1	Grundsätzlicher Aufbau	82
3.2.2	Hard- und Softmakros	86

3.2.3	Signalverarbeitungsgeschwindigkeit	89
3.2.4	Entwurfsphasen	94
3.3	Standardzellen-Design	96
3.3.1	Chipaufbau	97
3.3.2	Eigenschaften	100
3.3.3	Weiterentwicklungen	101
3.4	Vergleich aus Anwendersicht	106
4	CAD-Werkzeuge	111
4.1	Hilfen für Machbarkeitsstudie und Systementwurf...	113
4.2	Unterstützung beim Schaltungsentwurf	116
4.2.1	Eingabe von Schaltplänen	118
4.2.2	Logiksynthese	120
4.2.3	Blockgeneratoren	123
4.2.4	Logiksimulation	125
4.2.5	Test	131
4.2.6	Plazierung und Verdrahtung	132
4.3	Übergabeformate für CAD-Daten	136
4.3.1	VDHL	137
4.3.2	EDIF	139
4.3.3	CIF	142
4.4	Rechenanlagen für CAD	144
4.5	Auswahlkriterien für CAD-Systeme	149
5	Design-Ablauf	151
5.1	PLD-Design	152
5.2	Gate Array- und Standardzellen-Design	159
5.2.1	Schnittstelle Anwender/Hersteller	160
5.2.2	Schaltungs-Design	163
5.2.2.1	Gate Count	168
5.2.2.2	Hinweise zur Testbarkeit	170
5.2.2.3	Aufbau interner Busse	173
5.2.2.4	Zeitkritische Pfade	175
5.2.3	Netzwerkeingabe	176
5.2.4	Simulation	185
5.2.5	Fehlersimulation in der Praxis	196
5.3	Gehäusebauformen	200

6	Test von Semicustom-Schaltungen	205
6.1	Motivation für das Testen	205
6.1.1	Testarten	206
6.1.2	Fehlermodelle	209
6.1.3	Fehlerabdeckung und Defektrate	210
6.2	Entwicklung von Testmustern	212
6.2.1	Fehlersimulation	213
6.2.2	Automatische Testmuster-Generierung	218
6.2.3	Test-Regeln	220
6.3	Testfreundlicher Schaltungsentwurf	221
6.3.1	Allgemeine Maßnahmen	221
6.3.2	Scan-Techniken	223
6.3.3	Selbsttest	226
	Literaturverzeichnis	229
	Sachverzeichnis	242