

## Inhaltsverzeichnis

<b>1 Einleitung .....</b>	<b>13</b>
<b>2 Grundlagen des logischen Entwurfs .....</b>	<b>15</b>
<b>2.1 Zweiwertige Logik .....</b>	<b>16</b>
<b>2.2 Logische Schaltungen .....</b>	<b>17</b>
<b>2.3 BOOLEsche Algebra .....</b>	<b>18</b>
<b>2.4 BOOLEsche Funktionen .....</b>	<b>23</b>
<b>2.5 Kombinatorische und sequentielle Schaltungen .....</b>	<b>29</b>
<b>2.5.1 Kombinatorische Schaltungen .....</b>	<b>29</b>
<b>2.5.2 Sequentielle Schaltungen .....</b>	<b>34</b>
<b>2.6 Aufgaben .....</b>	<b>42</b>
<b>3 Schaltungsfehler und Testmethodik .....</b>	<b>45</b>
<b>3.1 Fehlerursachen .....</b>	<b>45</b>
<b>3.2 Fehlerarten .....</b>	<b>46</b>
<b>3.3 Teststrategien .....</b>	<b>47</b>
<b>3.3.1 Funktionstests .....</b>	<b>48</b>
<b>3.3.2 Algorithmische Testverfahren .....</b>	<b>48</b>
<b>3.3.3 Stochastische Tests .....</b>	<b>49</b>
<b>4 Bestimmung von Testmustern .....</b>	<b>50</b>
<b>4.1 Tests und Testmengen .....</b>	<b>50</b>
<b>4.2 BOOLEsche Differenzen .....</b>	<b>54</b>
<b>4.2.1 Grundlagen .....</b>	<b>54</b>
<b>4.2.2 Testmusterberechnung .....</b>	<b>57</b>
<b>4.3 Kritische Signalwege .....</b>	<b>59</b>
<b>4.4 Der <i>D</i>-Algorithmus .....</b>	<b>61</b>

4.4.1 Die 5-wertige Logik .....	61
4.4.2 Beschreibung des <i>D</i> -Algorithmus .....	68
4.4.3 Die Implikationsoperation .....	69
4.5 Der PODEM-Algorithmus .....	71
4.6 Weitere Verfahren .....	72
4.7 Beschleunigungstechniken .....	74
4.7.1 Zusammenfassung von Fehlern .....	74
4.7.2 Kompaktierungsverfahren .....	77
4.8 Fehlersimulation .....	79
4.9 Testmuster für Schaltwerke .....	82
4.10 Aufgaben .....	89
5 Signalwahrscheinlichkeiten und Testbarkeitsmaße .....	91
5.1 Signalwahrscheinlichkeiten .....	92
5.2 Testbarkeitsmaße .....	94
5.2.1 Kombinatorische Testbarkeitswerte .....	95
5.2.2 Sequentielle Testbarkeitsmaße .....	98
5.2.3 Die Testbarkeitsmaße eines <i>D</i> -Flipflop .....	100
5.3 Programme zur Testbarkeitsberechnung .....	102
5.4 Aufgaben .....	104
6 Testbarkeitserhöhende Maßnahmen .....	106
6.1 Passive Testhilfen .....	106
6.1.1 Ad-hoc Techniken .....	106
6.1.2 Prüfbus .....	109
6.1.3 LSSD-Verfahren .....	112
6.2 Schaltungsaufteilung .....	116
6.2.1 Die Clusteranalyse .....	123
6.2.2 Partitionierung durch Clusterbildung .....	127

---

6.3 Bereitstellung der Testmuster .....	137
6.3.1 Testmusterspeicher .....	138
6.3.2 Deterministische Testmustergeneratoren .....	138
6.3.3 Gesteuerte Zähler als Testmustergeneratoren .....	139
6.3.4 Pseudozufallszahlengeneratoren .....	140
6.4 Testdatenauswertung .....	144
6.4.1 Zählverfahren .....	145
6.4.2 Signaturanalyse .....	146
6.5 Das <i>BILBO-Register</i> .....	151
6.6 Selbstteststrategien .....	155
6.7 Aufgaben .....	158
<b>7 Praktischer Schaltungstest .....</b>	<b>162</b>
7.1 Testprogrammaufbau .....	162
7.2 Auswertung im Tester .....	164
7.3 Testeraufbau .....	165
7.4 Testablauf .....	168
<b>8 Lösungsvorschläge zu den Aufgaben .....</b>	<b>170</b>
<b>9 Literaturliste .....</b>	<b>213</b>
<b>10 Stichwortverzeichnis .....</b>	<b>223</b>