

PERFAG 3D

Spezifikation für

**Mehrlagen-
Leiterplatten**

Specification for

**Multilayer
PCBs**

2016

Spezifikation für Mehrlagen-Leiterplatten

Diese generelle Spezifikation wurde von der PERFAG-Gesellschaft (Foreninger PERFAG) erarbeitet. Die PERFAG-Gesellschaft besteht aus folgenden Firmen:

B-K Medical A/S	Brüel & Kjær Sound & Vibration A/S
Circle Consult APS	Danfoss Power Electronics A/S
DEIF A/S	EcadDesign
Flextronics International A/S	FOSS A/S
GN Netcom A/S	Gårdal Bygningsindustrie A/S
Interacoustics A/S	MAN Diesel A/S
Nokia Danmark A/S	Oticon A/S
Radiometer Medical ApS	Terma A/S
3P Third Party Testing ApS	

in Kooperation mit dem Leiterplattenhersteller

Chemitalic Denmark A/S.

Außerdem wurde diese Spezifikation von folgenden Leiterplattenherstellern gelesen und kommentiert:

Elmatica A/S Multiprint A/S

Die Spezifikation PERFAG 4B legt den Qualitätslevel für die im Abschnitt *Geltungsbereich* beschriebenen Flex- und Starr-Flex-Leiterplatten als Basis für eine Qualitätsübereinkunft zwischen Leiterplattenhersteller und Kunde fest.

Der Leiterplattenhersteller ist angehalten, die vom Kunden gelieferte Dokumentation dahingehend zu prüfen, ob sie Qualitätsforderungen enthält, die er seiner Erfahrung nach nicht einhalten kann, oder ob die gelieferten Daten ausreichen, um die gewünschte Langzeitqualität zu erzielen.

Bei einer Abweichung der produktspezifischen Dokumentation von PERFAG 3D hat die Dokumentation des Kunden auf jeden Fall Vorrang.

Die dänische Gesellschaft „Electronic Industrien“ empfiehlt ihren Mitgliedern, die PERFAG-Spezifikationen einzuhalten.

Diese Spezifikation ist das Ergebnis einer freiwilligen Zusammenarbeit zwischen der PERFAG-Gesellschaft und den ihr angeschlossenen Leiterplattenproduzenten. Der Inhalt dieser Spezifikation ist ausschließlich als Empfehlung aufzufassen, und seine Befolgung ist freiwillig. Die PERFAG-Gesellschaft kann nicht haftbar gemacht werden für irgendwelche Folgen, die aus der Anwendung dieser Spezifikation entstehen könnten. Die Anwender sind voll dafür verantwortlich, sich gegen Forderungen und Verpflichtungen zu schützen, die aus der Verletzung irgendwelcher Patentrechte entstehen könnten.

Specification for Multilayer PCBs

This general specification is created by the PERFAG association.
The PERFAG association consists of the following companies:

B-K Medical A/S	Brüel & Kjær Sound & Vibration A/S
Circle Consult APS	Danfoss Power Electronics A/S
DEIF A/S	EcadDesign
Flextronics International A/S	FOSS A/S
GN Netcom A/S	Gåsdal Bygningsindustri A/S
Interacoustics A/S	MAN Diesel A/S
Nokia Danmark A/S	Oticon A/S
Radiometer Medical ApS	Terma A/S
3P Third Party Testing ApS	

in corporation with the following PCB manufacturer:

Chemitalic Denmark A/S

Moreover, this specification has been read and commented by the following PCB manufacturers:

Elmatica AS Multiprint A/S

The PERFAG 3D specification determines the level of quality for the types of multilayer PCBs mentioned in the section *Scope* enabling it to form the basis of the quality agreement between the purchasing companies and manufacturers of these PCB types.

Upon receipt of the PCB documentation, the PCB manufacturer is obliged to asses the quality of the PCB documentation in question and point out if there are specifications which, in the manufacturers experience, cannot be fulfilled or if the supplied data is not sufficient to ensure the desired long term level of quality.

In case of conflicts between the PERFAG 3D specification and the product specific PCB documentation the latter always applies. The purchase order including all specified conditions will in all cases have the highest precedence.

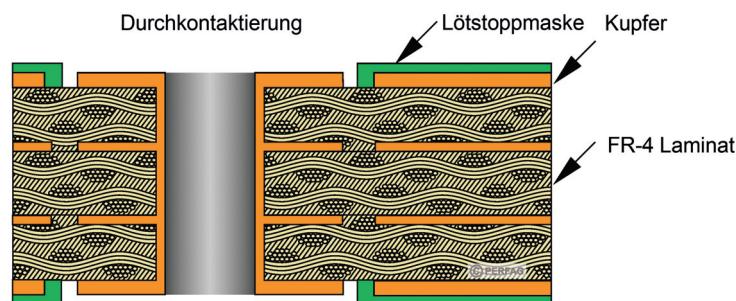
The Danish association “Elektronik Industrien” recommends its members to follow the PERFAG specifications.

The content of this specification is the result of a voluntary cooperation between the members of the PERFAG Association and its affiliated PCB manufacturers. The content of the specification is purely advisory and its application is voluntary. The PERFAG association is not liable for any consequences incurring from use of this specification or adaptation of PCB data to the specification. The users of this specification are fully responsible for protecting themselves against any demands or obligations arising from violation of patent infringements.

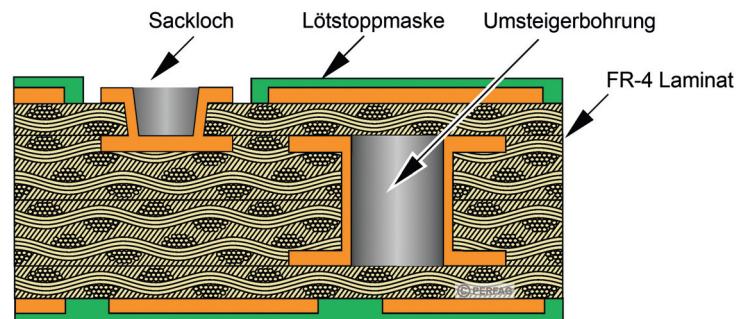
Geltungsbereich

Diese Spezifikation gilt für die unten dargestellten Multilayer-Typen.

ML STD ist eine Schaltung mit mehr als zwei Lagen, die durchkontaktierte (PTH) und nicht durchkontaktierte (NPTH) Bohrungen enthalten kann.



ML HDI ist eine Schaltung mit mehr als zwei Lagen, die durchkontaktierte und vergrabene Bohrungen sowie Sacklöcher enthalten kann.



Gültigkeit

PERFAG 3D gilt für die Spezifikation neuer Multilayer für den Leiterplattenhersteller.

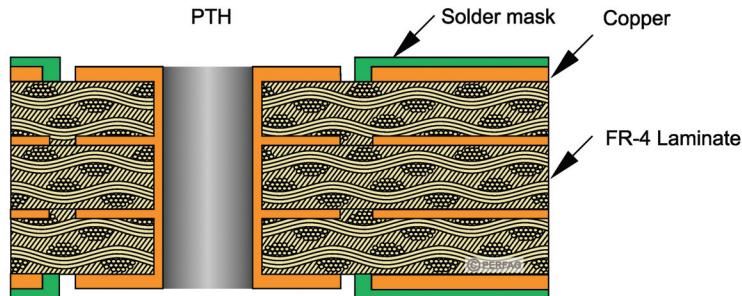
Es liegt in der Verantwortung des Leiterplattenherstellers, vom Kunden vor der Auslieferung bei Abweichungen von PERFAG 3 D eine schriftliche Genehmigung zu erhalten. Eine solche Vereinbarung gilt nur für die fragliche Lieferung, falls nicht von den Vertragspartnern weitergehend vereinbart.

Reparaturen auf Leiterplatten oder Innenlagen sind nicht zulässig, falls nicht im Voraus eine schriftliche Zustimmung erteilt wird. Die Zustimmung zu Reparaturen muss die zulässige Reparaturart und -methode sowie die zulässige Anzahl von Reparaturen pro LP bzw. Nutzen festlegen.

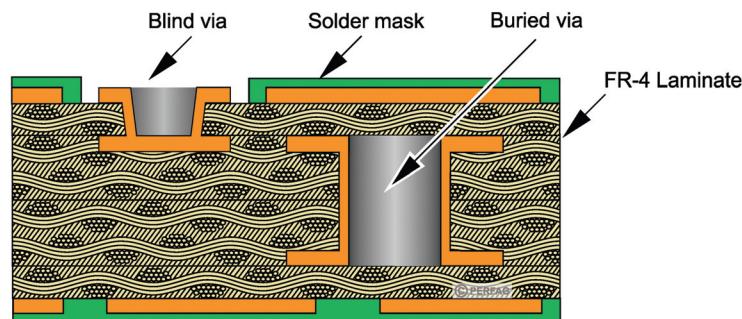
Scope

This specification is valid for multilayer PCBs of the types listed below:

ML STD is a multilayer PCB with more than two layers of PCB pattern and might contain plated-through (PTH) or nonplated-through holes (NPTH).



ML HDI is a multilayer PCB with more than two layers of PCB pattern and plated-through, blind and buried via holes.



Range of Validity

PERFAG 3D is valid for specification of new multilayer PCBs to a PCB manufacturer.

It is the responsibility of the PCB manufacturer to obtain a written permission before delivering PCBs which do not comply with PERFAG 3D. Agreements of acceptance of such a delivery are valid only for the delivery in question unless otherwise specified in the agreement.

Repairs on PCBs or inner layers are not accepted, unless a written permission is given in advance. The agreement permitting repairs must specify the permitted types of repairs, methods of repair and the permitted number of repairs per PCB or panel.

1 Basismaterial

1.1

Laminattypen

Der Laminattyp sollte in der Spezifikation mit Bezug auf IPC-4101 angegeben werden. In der Spezifikation können z.B. die Anforderungen hinsichtlich der minimalen Tg oder der Ausdehnung in Richtung der z-Achse verschärft werden. Gewöhnlich macht man das, um die Hochtemperatur-Eigenschaften des Laminats zu verbessern.

Designhinweis

Ein Beispiel für eine Laminatspezifikation:

Spezifikation:	IPC-4101/21
UL:	94V-0
Tg:	$\geq 130 \text{ } ^\circ\text{C}$
z-Achse (CTE) vor Tg:	60 ppm
z-Achse (CTE) nach Tg:	300 ppm

Die meist verwendeten Laminate sind:

a) Epoxid-Fiberglas FR4:

Das Laminat besteht aus mehreren Lagen mit Epoxid verklebter Glasfaser.

b) Prepreg FR4:

Das Laminat besteht aus einer oder mehreren Glasfaserlagen mit teilpolymerisiertem Epoxidharz. Beim späteren Verpressen polymerisiert das Harz dann vollständig aus.

In der Spezifikation können andere Laminate vorgeschrieben werden.

c) Übliche Dicken starrer Laminate. Diese können je nach Herstellungsart und Typ variieren:

Laminatdicke	Dickentoleranz
0,1 mm	$\pm 0,018 \text{ mm}$
0,2 mm	$\pm 0,038 \text{ mm}$
0,4 mm	$\pm 0,050 \text{ mm}$
0,6 mm	$\pm 0,064 \text{ mm}$
0,7 mm	$\pm 0,064 \text{ mm}$
0,8 mm	$\pm 0,100 \text{ mm}$
1,2 mm	$\pm 0,130 \text{ mm}$
1,5 mm	$\pm 0,130 \text{ mm}$
1,6 mm	$\pm 0,130 \text{ mm}$

1 Base Material

1.1

Laminate Types

The type of laminate should be specified in the PCB specification and categorized with reference to the IPC-4101. In the PCB specification the requirements for e.g. the minimum Tg or the maximum z-axis expansion can be strengthened. Ordinarily, this will be done to improve on the high-temperature properties of the laminate.

Design Note

An example of a specification of laminate:

Specification:	IPC-4101/21
UL:	94V-0
Tg:	$\geq 130 \text{ }^{\circ}\text{C}$
Z-axis (CTE) pre Tg:	60 ppm
Z-axis (CTE) post Tg:	300 ppm

The most commonly used types of laminate are:

a) Epoxy fibre glass, FR4:

The laminate is build by several layers of fibre glass. The binding-agent is epoxy.

b) Prepreg, FR4:

The laminate is build by one or several layers of fibre glass. The adhesive is not fully cured epoxy. During the later process of pressing, full curing of the epoxy material is obtained.

Other base materials can be specified in the PCB specification.

c) Common thickness for rigid laminates. These might vary depending on make and type:

Laminate thickness Thickness tolerance

0.1 mm	$\pm 0.018 \text{ mm}$
0.2 mm	$\pm 0.038 \text{ mm}$
0.4 mm	$\pm 0.050 \text{ mm}$
0.6 mm	$\pm 0.064 \text{ mm}$
0.7 mm	$\pm 0.064 \text{ mm}$
0.8 mm	$\pm 0.100 \text{ mm}$
1.2 mm	$\pm 0.130 \text{ mm}$
1.5 mm	$\pm 0.130 \text{ mm}$
1.6 mm	$\pm 0.130 \text{ mm}$

d) Übliche Prepregdicken vor der Laminierung. Diese können je nach Herstellungsart und Typ variieren:

<i>Prepregdicke</i>	<i>Dickentoleranz</i>
0,048 mm	$\pm 0,008$ mm
0,064 mm	$\pm 0,008$ mm
0,071 mm	$\pm 0,008$ mm
0,076 mm	$\pm 0,008$ mm
0,079 mm	$\pm 0,008$ mm
0,105 mm	$\pm 0,100$ mm
0,118 mm	$\pm 0,100$ mm
0,150 mm	$\pm 0,100$ mm
0,160 mm	$\pm 0,100$ mm
0,180 mm	$\pm 0,100$ mm
0,200 mm	$\pm 0,100$ mm

1.2

Dicke und Toleranz fertig bearbeiteter Leiterplatten

Übliche Leiterplattendicken sind:

0,4 mm, 0,6 mm, 0,7 mm, 0,8 mm, 1,2 mm, 1,5 mm, 1,6 mm, 2,4 mm und 3,2 mm

Die gebräuchlichsten Dicken sind 1,5 mm/1,6 mm.

Die Dickentoleranz beträgt $\pm 10\%$.

Wenn in der Spezifikation nichts anderes vorgegeben ist, gilt die Gesamtdicke aus Laminat, Kupfer und Lötstoppmaske.

Designhinweis

Bei Steckkarten sind die Maße der Führungsschienen für Steckverbinder zu beachten. Wenn die LP-Dicke ein wichtiges Kriterium ist, sollte der Kunde den Hersteller konsultieren.

Wenn die LP-Dicke ein wichtiges Kriterium ist, sollte der Kunde den Hersteller konsultieren.

1.3

Kupferdicken

a) Innenlagen:

<i>Nominale Kupferdicke</i>	<i>Kupferdicke des fertigen Leiterbildes</i>
-----------------------------	--

5 μm $\geq 3,1 \mu\text{m}$

9 μm $\geq 6,2 \mu\text{m}$

12 μm $\geq 9,3 \mu\text{m}$

17,5 μm $\geq 11,4 \mu\text{m}$

35 μm $\geq 24,9 \mu\text{m}$

70 μm $\geq 55,7 \mu\text{m}$

105 μm $\geq 86,6 \mu\text{m}$

140 μm $\geq 117,5 \mu\text{m}$

175 μm $\geq 148,0 \mu\text{m}$

- d) Common thicknesses for prepreg before lamination. These might vary depending on make and type:

<i>Prepreg thickness</i>	<i>Thickness tolerance</i>
0.048 mm	± 0.008 mm
0.064 mm	± 0.008 mm
0.071 mm	± 0.008 mm
0.076 mm	± 0.008 mm
0.079 mm	± 0.008 mm
0.105 mm	± 0.010 mm
0.118 mm	± 0.010 mm
0.150 mm	± 0.010 mm
0.160 mm	± 0.010 mm
0.180 mm	± 0.010 mm
0.200 mm	± 0.010 mm

1.2

Thickness and Tolerance of Finished PCBs

Commonly used PCB thicknesses are:

0.4 mm, 0.6 mm, 0.7 mm, 0.8 mm, 1.2 mm, 1.5 mm, 1.6 mm, 2.4 mm og 3.2 mm

Most commonly used PCB thicknesses are 1.5 mm/1.6 mm.

Tolerance of thickness is $\pm 10\%$.

If nothing else has been stated in the PCB specification, the thickness of the finished PCB is measured as the total thickness of laminate, copper and solder masks.

Design Note

For plug-in PCBs the necessary clearance, in relation to the total thickness of the PCB, must be ensured in the guiding rails, possibly by withdrawal of the solder masks from the edges of the PCB.

If the finished PCB thickness is of critical importance, the customer should consult the PCB manufacturer.

1.3

Copper Thicknesses

- a) Inner layers:

<i>Nominal copper foil thickness</i>	<i>Finished copper foil thickness (PCB pattern)</i>
--------------------------------------	---

5 μm	$\geq 3.1 \mu\text{m}$
9 μm	$\geq 6.2 \mu\text{m}$
12 μm	$\geq 9.3 \mu\text{m}$
17.5 μm	$\geq 11.4 \mu\text{m}$
35 μm	$\geq 24.9 \mu\text{m}$
70 μm	$\geq 55.7 \mu\text{m}$
105 μm	$\geq 86.6 \mu\text{m}$
140 μm	$\geq 117.5 \mu\text{m}$
175 μm	$\geq 148.0 \mu\text{m}$

2 Leiterbild

2.1

Dokumentation des Leiterbildes

Das Leiterbild wird in der Kundendokumentation festgelegt.

Designhinweis I

Es wird empfohlen, die Dichte des Leiterbildes so zu gestalten, dass sie sowohl auf den Außen- als auch auf den Innenlagen ungefähr gleich ist. Das bietet wesentliche Vorteile zum Erzielen eines gleichmäßigeren Ätz- und Galvanisierprozesses sowie einer gleichmäßigeren Dicke der fertigen Leiterplatte und führt zu geringerer Wölbung und Verwindung.

Designhinweis II

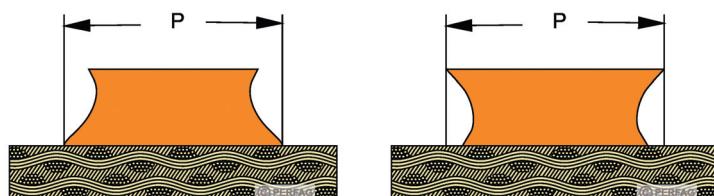
Für im Nutzen gelieferte Leiterplatten wird empfohlen, auch auf den abzutrennenden Randbereichen ein Ausgleichsmuster aufzubringen. Siehe *Abschnitt 2.14*.

2.2

Allgemeine Anforderungen an das Leiterbild (75 %-Regel)

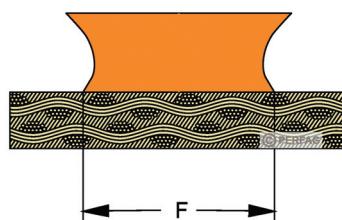
Bei jeder Kombination der in *Abschnitt 2.3* bis *2.7* spezifizierten Anforderungen sind die unter a) bis c) genannten Hauptbedingungen zu erfüllen. Alle Maße basieren auf der Vertikalprojektion P auf die Leiterplattenoberfläche (*Abb. 2-1*).

Abbildung 2-1



- a) Um die Haftung auf dem Laminat sicherzustellen, darf die Leiterbahnbreite nicht unter 75 % ihres Nominalwertes absinken. Das gilt unabhängig von der Vertikalprojektion auch für den Leiterbahnfuß F. Zur genauen Überprüfung kann ein Schliffbild erforderlich sein (*Abb. 2-2*).

Abbildung 2-2



2 PCB Pattern

2.1

Documentation of PCB Pattern

The PCB pattern is determined by the customer's documentation.

Design Note I

It is recommended that the customer performs PCB pattern balancing in order to achieve approximately the same PCB pattern density everywhere both on outer layers as well as in inner layers. This gives substantial advantages in regard to obtaining a more uniform etching and plating thickness, less warp and twist as well as a uniform thickness of the finished PCB.

Design Note II

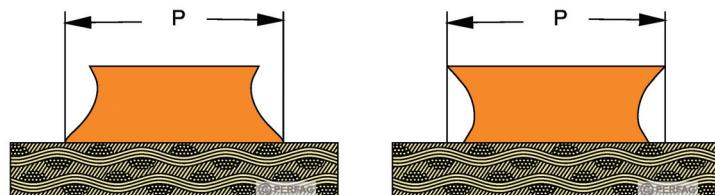
For PCBs delivered as panels, it is recommended to balance the PCB pattern in the breakaway areas. See *section 2.14*.

2.2

General PCB Pattern Requirements (The 75 % rule)

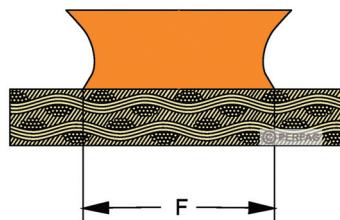
At any combination of the in *section 2.3* through *2.7* specified requirements, the below main requirements, a through c, must be fulfilled as all measurements are performed on the basis of the vertical projection P on the PCB (*Fig. 2-1*).

Figure 2-1



- a) To ensure the track's adhesion to the laminate, the width of the track must not be reduced to less than 75 % of the nominal value. This is also valid for the foot F of the track without consideration of vertical projection, which is the reason why a possible verification presupposes the preparation of microsection (*Fig. 2-2*).

Figure 2-2



- b) Der Durchmesser eines Lötauges für die Lochmontage darf ebenso wenig wie irgendeine Dimension eines SMT-Pads unter 75 % des Nominalwertes absinken, wie es z.B. bei lokal auftretenden Defekten wie Einschnürungen vorkommen kann. Siehe *Abschnitt 2.5*.

Hinweis I

Ein Kantenversatz über den in *Abschnitt 2.3* spezifizierten Wert hinaus ist durch *Abschnitt 2.2.b* nicht abgedeckt und daher nicht zulässig.

Hinweis II

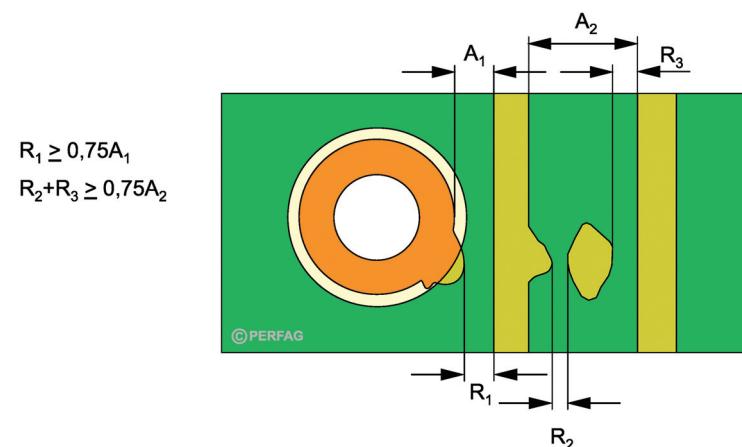
Falls keine Ausnahme zugestanden wird, sind die unter *Abschnitt 3.4* dargestellten Anforderungen an den Restring zu erfüllen, und zwar einschließlich der in *Abschnitt 3.4.d* beschriebenen Fehler im Ring.

Designhinweis

Bei Einhaltung der 75 %-Regel können die Impedanz und die übertragbare Leistung beeinträchtigt werden.

- c) Der Isolationsabstand R zwischen den Teilen des Leiterbildes (Leiterbahnen, Lötaugen usw.) muss mindestens 75 % des Nominalwertes betragen. Unerwünschte, zufällig vorhandene Metallpartikel müssen bei der Beurteilung des Isolationsabstandes berücksichtigt werden (*Abb. 2-3*).

Abbildung 2-3



2.3

Generelle Veränderungen des Leiterbildes

Die Auswirkungen von Belichtungsfehlern, zu starkes oder zu schwaches Ätzen und Galvanisierungsfehler, jedoch keine Registrierfehler, können dazu führen, dass einzelne Elemente des Leiterbildes schmäler oder breiter werden.

Wenn die Dicke der Kupferfolie nicht in der Spezifikation festgelegt ist, ist diese entsprechend der Leiterbilddichte (Leiterbahnbreiten

- b) The diameter of a HTM soldering pad or the length and width of a SMT soldering pad must not be reduced to less than 75 % of the nominal values as a result of locally occurring defects, e.g. nicks along the edge of the soldering pad. See *section 2.5*.

Note I

Edge displacements exceeding the value specified in *section 2.3* are not covered by *section 2.2.b* and are therefore not acceptable.

Note II

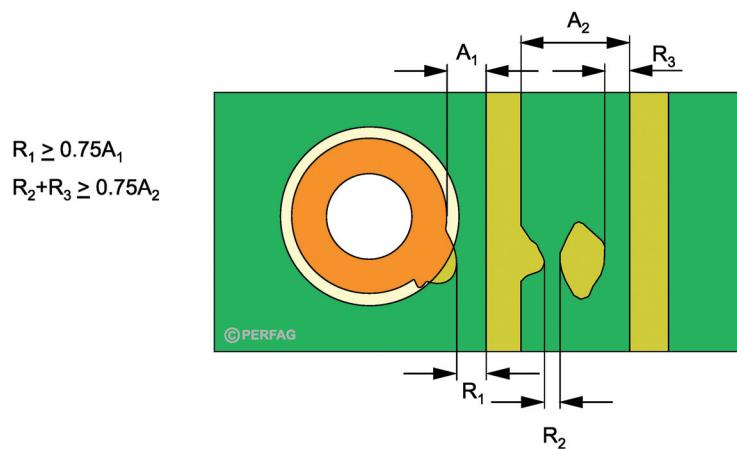
Unless dispensation is given, the requirements for the annular ring in *section 3.4 (Annular Ring of Soldering Pad)* must be complied with, including especially the stated size of breaks in the annular ring covered in *section 3.4.d*.

Design Note

Please note that the 75 % rule can affect the impedance of the tracks and the maximum power that can be dissipated in these.

- c) The insulation distance R between the parts of the PCB pattern (tracks and soldering pads etc.) must be reduced by maximum 75 % of the nominal distance A. Random, unwanted metal residues must be taken into account when assessing of the reduction of the insulation distance (*Fig. 2-3*).

Figure 2-3



2.3

General Changes of PCB Pattern

The effects of imaging faults, too weak or too heavy etching or plating growth, but not misregistration, may cause individual parts of the PCB pattern, e.g. tracks, to become a little wider or narrower, that is, the edges of the track may be displaced in an inwards or outwards direction.

If no thickness of the copper foil has been stated in the PCB specification, this should be selected in accordance with the PCB pattern