

Hans-Jürgen Hacke

# Montage Integrierter Schaltungen

Mit 100 Abbildungen

Springer-Verlag Berlin Heidelberg NewYork  
London Paris Tokyo 1987

# Inhaltsverzeichnis

1	Montage Integrierter Schaltungen .....	1
2	Beteiligte Verbindungspartner in der Montagetechnik ....	5
2.1	Halbleiter .....	5
2.1.1	Scheibenoberfläche .....	7
2.1.1.1	Kontaktoberfläche .....	7
2.1.1.2	Passivierungs- und Schutzschichten .....	8
2.1.1.3	Rückseitenmetallisierung .....	9
2.1.2	Scheibenbearbeitung .....	10
2.1.2.1	Läppen, Ätzen, Schleifen .....	10
2.1.2.2	Trennen .....	13
2.1.3	Lieferform .....	17
2.2	Substrate .....	18
2.2.1	Systemträger .....	18
2.2.1.1	Material für Systemträger .....	21
2.2.1.2	Oberfläche von Systemträgern .....	23
2.2.2	Gehäuseböden .....	24
2.2.2.1	Keramikbauformen .....	24
2.2.2.2	Kunststoffbauformen .....	26
2.2.3	Substrate für die Nacktchipmontage .....	27
2.2.3.1	Schichtschaltungen .....	27
2.2.3.2	Leiterplatten .....	28
3	Verbindung Chip-Substrat .....	30
3.1	Legieren .....	30
3.1.1	Verfahrensprinzip .....	30
3.1.2	Anwendungen und Voraussetzungen .....	31
3.2	Löten .....	32
3.2.1	Verfahrensprinzip .....	32
3.2.2	Anwendungen, Oberflächen, Lote .....	34
3.3	Kleben .....	35
3.3.1	Verfahrensprinzip .....	35
3.3.2	Anwendungen, Oberflächen .....	36
3.3.3	Kleber .....	36

# VIII

3.3.4	Kleberauftragverfahren .....	40
3.3.5	Kleberschichtdicke und Spannung .....	41
3.4	Einrichtungen für die Chipbefestigung .....	42
3.5	Prozeß- und Qualitätskontrolle .....	46
3.5.1	Zerstörungsfreie Prüfung .....	46
3.5.2	Zerstörende Prüfung .....	47
4	Kontaktierverfahren .....	48
4.1	Drahtkontaktierung .....	50
4.1.1	Kontaktierdrähte .....	50
4.1.1.1	Golddrähte .....	51
4.1.1.2	Unedelmetalldrähte .....	54
4.1.1.3	Lieferform .....	55
4.1.2	Drahtkontaktierverfahren .....	56
4.1.2.1	Thermokompressionsverfahren .....	56
4.1.2.2	Ultraschallverfahren .....	60
4.1.2.3	Thermosonicverfahren .....	64
4.1.3	Einrichtungen für die Drahtkontaktierung .....	65
4.1.3.1	Kontaktierwerkzeuge .....	65
4.1.3.2	Kontaktiermaschinen .....	67
4.1.4	Prüfen von Drahtverbindungen .....	71
4.1.5	Metallkunde von Drahtverbindungen .....	75
4.1.5.1	Das System Gold-Aluminium .....	76
4.1.5.2	Weitere Metallkombinationen .....	79
4.2	Spiderkontaktierverfahren .....	81
4.2.1	Höckererzeugung .....	82
4.2.2	Spiderherstellung .....	85
4.2.2.1	Einlagige Spider .....	86
4.2.2.2	Zweilagige Spider .....	87
4.2.2.3	Dreilagige Spider .....	88
4.2.2.4	Material, Spidergeometrie, Bandformate .....	90
4.2.3	Innenkontaktierung .....	91
4.2.3.1	Kombinationen Chip-Spider .....	91
4.2.3.2	Innenkontaktierverfahren .....	93
4.2.3.3	Oberflächenschutz, elektrische Prüfung .....	99
4.2.4	Außenkontaktierung .....	100
4.2.4.1	Außenkontaktierverfahren .....	100
4.2.4.2	Anwendungen .....	105
4.3	Flipchip-Kontaktierung .....	108
4.3.1	Höckererzeugung .....	109
4.3.2	Substrate für die Flipchip-Technik .....	113
4.3.3	Kontaktierverfahren .....	114
4.3.4	Weiterverarbeitung .....	116

4.4	Beamlead-Kontaktierung .....	117
4.4.1	Herstellung der Anschlüsse .....	118
4.4.2	Herstellung der Verbindung .....	119
5	Schutz kontaktierter Halbleiter .....	122
5.1	Abdeckung ungehäuster ICs und Verschließen .....	122
5.2	Umpressen mit Duroplasten .....	126
5.2.1	Verfahrensprinzip .....	126
5.2.2	Kunststoffe für das Umpressen .....	128
5.2.2.1	Epoxidpreßmassen .....	131
5.2.2.2	Silikonpreßmassen .....	133
5.2.2.3	Vergleich von Epoxid- und Silikonpreßmassen .....	134
5.3	Umspritzen mit Thermoplasten .....	135
6	Fertigbearbeitung umhüllter integrierter Schaltungen ...	137
6.1	Anguß- und Flashentfernung .....	137
6.2	Oberflächenbehandlung der Anschlüsse .....	139
6.3	Beschneiden und Biegen der Anschlüsse .....	139
6.4	Kennzeichnung .....	140
7	Gehäusebauformen .....	142
7.1	Gehäuse für die Einsteckmontage .....	145
7.1.1	Standard Dual in line Gehäuse (DIP) .....	145
7.1.2	Quad in line Gehäuse (QUIP) .....	147
7.1.3	Single in line Gehäuse (SIP) .....	148
7.1.4	Pingrid array Gehäuse (PGA) .....	148
7.2	Gehäuse für die Oberflächenmontage .....	150
7.2.1	Flachgehäuse (Flatpacks) .....	151
7.2.1.1	Dual flat Gehäuse (DFP) .....	151
7.2.1.2	Quad flat Gehäuse (QFP) .....	152
7.2.1.3	Small outline IC-Gehäuse (SOIC) .....	153
7.2.1.4	TAB-Bauform .....	154
7.2.2	Chipcarrier .....	154
7.2.2.1	Keramik-Chipcarrier ohne Anschlußbeinchen (CCC) .....	154
7.2.2.2	Keramik-Chipcarrier mit Anschlußbeinchen (CLCC) .....	156
7.2.2.3	Kunststoff-Chipcarrier mit Anschlußbeinchen (PLCC) .....	156
8	Eigenschaften von Gehäusen .....	159
8.1	Thermisches Verhalten .....	159
8.1.1	Wärmewiderstand .....	159
8.1.2	Einflüsse auf den Wärmewiderstand .....	161
8.2	Mechanisches, chemisches und elektrisches Verhalten ...	167
8.2.1	Spannungen im Gehäuse .....	167
8.2.2	Dichtheit und Feuchteverhalten .....	168

# X

8.2.3	Verarbeitbarkeit .....	168
8.2.4	Elektrostatische Entladung .....	169
8.3	Prüfungen zur Sicherstellung von Bauelementeigenschaften	173
8.3.1	Beschleunigte Alterung .....	174
8.3.2	Übliche Prüfbedingungen .....	177
8.4	Für die Montagetechnik nutzbare Analysemethoden .....	179
8.4.1	Röntgendurchstrahlung .....	179
8.4.2	Oberflächenanalyse .....	181
8.4.2.1	Raster-Elektronenmikroskopie (REM) .....	181
8.4.2.2	Augerelektronen-Spektrometrie (AES) .....	182
8.4.2.3	Elektronenspektroskopie für chemische Analysen (ESCA)...	184
8.4.2.4	Sekundärionen-Massenspektroskopie (SIMS) .....	184
8.4.3	Thermographische Analyse .....	185
9	Ausblick .....	186
Literaturverzeichnis .....		190
Erläuterung gebräuchlicher Abkürzungen und Fremdwörter .....		198
Sachverzeichnis .....		207