

Inhaltsverzeichnis

1 Auslesen aus dem System-ROM mit dem 68000	1
1.1 Einführung	1
1.2 Übersicht über die 68000-CPU	2
1.3 Der Adreßbus des 68000	5
1.4 Der Datenbus des 68000	8
1.5 Bidirektionales Puffern des Datenbusses	12
1.6 Lesen der Daten vom ROM	18
1.7 Ein ROM-Lesevorgang des 68000	19
1.8 Zeitablauf eines Speicherlesevorgangs	22
1.9 Zusammenfassung der Signalfolge eines Lesevorgangs	26
1.10 Zusammenfassung	26
2 Statische RAMs am 68000	28
2.1 Übersicht über das System-RAM	28
2.2 Die Speichersteuersignale	29
2.3 Erzeugung der Speicherauswahlsignale	30
2.4 Der RAM-Baustein 2114	32
2.5 Steuersignale für den Speicher 2114	37
2.6 Gesamtschaltung eines RAM-Speichers mit $1\text{ K} \times 16\text{ Bit}$	39
2.7 Ereignisfolge bei einem RAM-Lesezyklus	39
2.8 Ereignisfolge bei einem RAM-Schreibzyklus	41
2.9 Zusammenfassung der READ- und WRITE-Zyklen	42
2.10 Vergrößerung der Zugriffszeit mit $\overline{\text{DTACK}}$	43
2.11 Zusammenfassung	46
3 Input und Output beim 68000	47
3.1 Überblick über die I/O-Funktionen des 68000	47
3.2 Die Port-Adresse	48
3.3 Erzeugung des Signals $\overline{\text{IORQ}}$	49
3.4 Erzeugung des Port-Schreibsignals	50
3.5 Erzeugung des Port-Lesesignals	52
3.6 Vollständige Schaltung des I/O-Ports	54
3.7 Zusammenfassung der Ereignisfolge für eine I/O-Operation	56
3.8 $\overline{\text{DTACK}}$ bei einer I/O-Operation	57
3.9 Zusammenfassung	58

4 Ein 6800-Peripheriebaustein am 68000	59
4.2 Überblick über die PIA 6821	59
4.2 Programmierung des 6821	62
4.3 Datenbusverbindung zwischen dem 68000 und dem 6821	65
4.4 Adressierung des 6821	66
4.5 Der Eingang \overline{VPA} des 68000	69
4.6 Anschluß von R/ \overline{W}	72
4.7 READ-Ereignisfolge für 6800-Peripherie	73
4.8 WRITE-Ereignisfolge für 6800-Peripherie	74
4.9 I/O-Unterschiede zwischen 68000 und 6800	75
4.10 Software für die Programmierung des 6821	76
4.11 Zusammenfassung	76
5 Statischer Stimuliertest beim 68000	83
5.1 Einführung	83
5.2 Überblick über den Statischen Stimuliertest	84
5.3 Aufbau des Statischen Stimuliertesters	87
5.4 Stimulierung von A1 bis A23	87
5.5 Stimulierung von FC0 bis FC2	89
5.6 Stimulierung der Steuerleitungen	89
5.7 Stimulierung der Daten	91
5.8 LED-Anzeige für den Datenbus	91
5.9 LED-Anzeige weiterer 68000-Eingänge	93
5.10 Zusammenfassung	93
6 Fehlersuche bei ROMs	94
6.1 Ereignisfolge für das Lesen vom ROM	94
6.2 Prüfung der Adreßpuffer	94
6.3 Prüfung der Speicherauswahlleitungen	100
6.4 Lesen von EPROM-Daten mit SST	102
6.5 Dateneinspeisung in den ROM-Sockel	107
6.6 Zusammenfassung	108
7 Fehlersuche bei statischen RAMs	109
7.1 Einführung	109
7.2 Ereignisfolge bei einem Lesezyklus	110
7.3 Fehlersuche beim Lesen vom RAM	111
7.4 Ereignisfolge bei einem Schreibzyklus	114
7.5 Fehlersuche beim Schreiben zum RAM	115
7.6 Zusammenfassung	118

8 Fehlersuche bei I/O-Operationen	119
8.1 Überblick über die I/O-Ports	119
8.2 Ereignisfolge beim Lesen vom Port	121
8.3 Fehlersuche beim Lesen vom Port	121
8.4 Ereignisfolge beim Schreiben zum Port	128
8.5 Fehlersuchen beim Schreiben zum Port	129
8.6 Zusammenfassung	132
9 Ein Systemspeichertest	133
9.1 Einführung	133
9.2 Einbau eines Schrittmusters	135
9.3 Flußdiagramm des Schrittmusters	137
9.4 Fehlerabschnitt des Flußdiagramms	140
9.5 Programmliste	144
9.6 Zusammenfassung	148
Anhang	149
Sachwortverzeichnis	195