

Inhalt

1	KAPITEL: EINFÜHRUNG	1
1.1	Motivation	1
1.2	Ziel und Aufbau der Arbeit.....	3
2	KAPITEL: GRUNDLAGEN DER ALGAN/GAN-HEMTS	5
2.1	Materialeigenschaften von GaN und AlGa _N /Ga _N Heterostruktur	5
2.1.1	<i>GaN Kristallstruktur und ihre Eigenschaften</i>	<i>6</i>
2.1.2	<i>2DEG in der AlGa_N/Ga_N Heterostruktur</i>	<i>7</i>
2.1.2.1	Polarisationseffekte und 2DEG.....	7
2.1.2.2	Transporteigenschaften in einer AlGa _N /Ga _N HEMT Struktur	10
2.1.3	<i>Thermische Materialeigenschaften</i>	<i>11</i>
2.2	AlGa _N /Ga _N HEMT: Aufbau, Funktion und typische Kennlinien	12
2.2.1	<i>AlGa_N/Ga_N HEMT Funktion</i>	<i>12</i>
2.2.1.1	Selbstleitender Schottky-Gate AlGa _N /Ga _N HEMT	12
2.2.1.2	Selbstsperrender p-Ga _N -Gate AlGa _N /Ga _N HEMT	13
2.2.2	<i>AlGa_N/Ga_N HEMT Aufbau</i>	<i>14</i>
2.2.3	<i>Typischen Parameter und Kennlinien.....</i>	<i>19</i>
2.2.3.1	Statisch	19
2.2.3.2	Dynamisch	20
3	KAPITEL: DESIGNKONZEPT FÜR LE-TRANSISTOREN	23
3.1	Grundlagen des Designs	24
3.2	Anforderungen an Ga _N -Transistoren für die Leistungselektronikanwendungen.....	25
3.3	Designkonzept der Ga _N -Transistoren für Leistungselektronikanwendungen.....	25
3.3.1	<i>Ist- Soll-Vergleich</i>	<i>26</i>
3.3.2	<i>Eingrenzung der Optimierungsmaßnahmen</i>	<i>28</i>
3.3.3	<i>Detaillierte Bewertung des Einflusses der Transistorparameter auf Kenngrößen.....</i>	<i>29</i>
4	KAPITEL: PROZESSDETAILS UND MESSMETHODEN	32
4.1	Herstellung der Transistoren und Teststrukturen	32
4.1.1	<i>Epitaxie.....</i>	<i>32</i>
4.1.2	<i>Frontend-Prozesse</i>	<i>32</i>
4.1.2.1	Schottky-Gate-Technologie	33
4.1.2.2	p-Ga _N -Gate Technologie	35
4.1.2.3	Prozess zur Herstellung der Teststrukturen für vertikalen Leckstrom (GET)	37
4.1.3	<i>Back-End Prozesse</i>	<i>38</i>
4.2	Elektrische Charakterisierung.....	38
4.2.1	<i>In-Prozess Charakterisierung.....</i>	<i>38</i>
4.2.2	<i>On-state on-Wafer DC Charakterisierung.....</i>	<i>39</i>

4.2.3	Off-state on-Wafer Charakterisierung von Durchbruchfestigkeit und vertikalem Leckstrom	39
-------	--	----

5 KAPITEL: DESIGN FÜR HOHE SPANNUNG 41

5.1	AlGa _N /Ga _N HEMT im gesperrten Zustand	41
5.1.1	Durchbruchmechanismus in AlGa _N /Ga _N HEMTs	41
5.1.2	Leckströme im gesperrten Transistor auf leitendem Substrat	44
5.1.2.1	Untersuchung der Leckströme bei potenzialfreiem und geerdetem Substrat	45
5.1.2.2	Vergleich der vertikalen und lateralen Leckströme	48
5.1.2.3	Diskussion der Leckströme im Transistor	51
5.1.3	Vertikaler Leckstrom zum leitenden Substrat	52
5.1.3.1	GET-Prozess	53
5.1.3.2	DOE für die Charakterisierung des vertikalen Leckstroms	53
5.1.3.3	Einfluss der Puffer-Zusammensetzung und der Puffer-Dotierung auf den vertikalen Leckstrom und die Durchbruchfestigkeit	54
5.1.3.4	Einfluss der Pufferdicke auf den vertikalen Leckstrom und die Durchbruchfestigkeit	67
5.1.3.5	Einfluss der Substratleitfähigkeit auf den vertikalen Leckstrom und die Durchbruchfestigkeit	69
5.1.3.6	Ar-Implantation des Substrats für Erhöhung der Durchbruchfestigkeit ..	72
5.1.3.7	Einfluss der Art des Metallkontakts auf den vertikalen Leckstrom und die Durchbruchfestigkeit	74
5.1.3.8	Vertikaler Leckstrom - Zusammenfassung	79
5.2	Designoptimierung für hohe Durchbruchfestigkeit	81
5.2.1	Konzept	81
5.2.1.1	Reduktion der ohmschen Kontaktfläche	82
5.2.1.2	BCB als Isolator im Transistor	83
5.2.2	Test-Transistoren mit optimiertem Design	84
5.3	Zusammenfassung des Kapitels 5	87

6 KAPITEL: DESIGN FÜR NIEDRIGEN R_{ON} UND HOHE STROMTRAGFÄHIGKEIT 89

6.1	Thermische Effekte im AlGa _N /Ga _N HEMT	90
6.1.1	Wärmequelle im AlGa _N /Ga _N HEMT	90
6.1.2	Wärmetransport im AlGa _N /Ga _N HEMT	91
6.1.2.1	Wärmeübergangswiderstand	93
6.1.2.2	Wärmetransport in Abhängigkeit von Zeit	93
6.2	Elektrisch-thermische Charakterisierung des AlGa _N /Ga _N HEMTs	95
6.2.1	Messmethoden der thermischen Charakterisierung	95
6.2.2	Transiente elektrisch-thermische Charakterisierung mit AURIGA Messsystem	96
6.2.3	Ergebnisse der Messung der Testtransistoren	96
6.2.4	Zusammenfassung der Messung der Testtransistoren	101
6.3	Designstudie (ANSYS)	101
6.3.1	Voruntersuchungen zum Modell und zu den Randbedingungen in einem großflächigen Leistungstransistor	102
6.3.1.1	Wärmequelle	103
6.3.1.2	Einfluss des Wärmeübergangswiderstandes	106
6.3.1.1	Einfluss der Randbereiche des Chips	107

6.3.2	<i>Modell und Randbedingungen für die Simulationsstudie</i>	<i>110</i>
6.3.3	<i>DOE Designstudie</i>	<i>112</i>
6.3.4	<i>Ergebnisse der Designstudie für SiC-Substrat.....</i>	<i>113</i>
6.3.5	<i>Ergebnisse der Designstudie für Si-Substrate</i>	<i>116</i>
6.3.6	<i>Ergebnisse der Designstudie der Fingerlänge.....</i>	<i>120</i>
6.4	<i>Zusammenfassung des Kapitels 6</i>	<i>123</i>
7	KAPITEL: LE-TRANSISTOREN – DESIGN UND	
	CHARAKTERISIERUNG	125
7.1	Optimiertes Transistordesign.....	125
7.2	Charakterisierung der LE-Transistoren.....	128
7.2.1	<i>On-state Charakterisierung</i>	<i>128</i>
7.2.2	<i>Off-state Charakterisierung</i>	<i>131</i>
7.2.3	<i>Thermische Charakterisierung</i>	<i>134</i>
7.2.3.1	Messmethode für elektrisch-thermische Charakterisierung der Großtransistoren.....	134
7.2.3.2	Ergebnisse der elektro-thermischen Messung für große Transistoren ..	135
7.3	Zusammenfassung des Kapitels 7	138
8	KAPITEL: ZUSAMMENFASSUNG UND AUSBLICK	140
8.1	Zusammenfassung und Fazit.....	140
8.2	Ausblick.....	143
	QUELLENVERWEIS.....	144
	ABBILDUNGSVERZEICHNIS	147
	TABELLENVERZEICHNIS	155