

Inhaltsverzeichnis

1. Einleitung	1
1.1. Ziel der Arbeit	1
1.2. Aufbau der Arbeit	2
2. Optische Übertragung in Zugangsnetzen	5
2.1. Passive optische Zugangsnetze	7
2.2. Die NGOA-Systemarchitektur	9
2.3. Blockschaltbild des betrachteten Senders	11
2.4. Blockschaltbild des betrachteten Empfängers	12
2.5. Realisierung des Modems	14
2.5.1. Grundsätzliche Überlegungen	14
2.5.2. Parallelisierte Architektur	15
3. Optische Komponenten	19
3.1. Die optische Faser	19
3.1.1. Übertragung über eine Faser	20
3.1.2. Verzerrungen auf der Faser	21
3.2. Optische Modulatoren	23
3.2.1. Phasenmodulator	24
3.2.2. Mach-Zehnder-Modulator	24
3.2.3. IQ-Modulator	25
3.3. Optische Empfänger	27
3.3.1. Inkohärenter DPSK-Empfänger	27
3.3.2. Kohärenter Empfänger	28
3.3.2.1. Kohärenter Homodyn-Empfänger	29
3.3.2.2. Kohärenter Heterodyn-Empfänger	30
4. Channelizer	33
4.1. Struktur eines Quadraturmixers	33
4.2. DDC in der ONU	34

4.3. DDC in derOLT	37
4.3.1. Polyphase-Filterbank-Ansatz	39
4.3.2. WOLA-Struktur-Ansatz	43
4.3.2.1. Einstufige WOLA-Architektur	44
4.3.2.2. Vergleich zwischen Polyphase-Filter- und WOLA-Struktur	47
4.3.2.3. Verallgemeinerte WOLA-Architektur	48
4.3.2.4. Mehrstufige WOLA-Architektur	50
4.3.2.5. Design-Beispiel einer WOLA-Architektur	50
4.3.2.6. Aufwandsvergleich von WOLA-Architektur und Per-Channel-Ansatz	52
5. Polarisationsdiversität	55
5.1. Polarisations-Combiner	55
5.1.1. Maximum Ratio Combiner	56
5.1.2. SNR-gewichtete Kombination	58
5.2. Polarisationstrennung	62
6. FIR-Filterung	67
6.1. Parallelisierter Aufbau	67
6.2. Fast-FIR-Algorithmus	68
6.3. Filterung im Frequenzbereich	71
7. Taktrückgewinnung	75
7.1. Feedback-Verfahren	78
7.1.1. Allgemeine Struktur	78
7.1.2. Taktphasenfehler-Schätzer	79
7.1.3. Interpolator-Ansteuerung	80
7.1.4. Schleifenfilter-Design	82
7.2. Feedforward-Verfahren	83
7.2.1. Oerder-Meyr-Schätzer	84
7.2.2. Lee-Schätzer	84
7.3. Parallelisierte Implementierung	86
7.3.1. Parallelisierte Feedback-Taktrückgewinnung	87
7.3.2. Parallelisierte Feedforward-Taktrückgewinnung	88
7.3.3. Entfernen eines Samples	91
7.3.4. Parallelisierte Taktrückgewinnung in Verbindung mit Fractionally Spaced Equalizers	94

8. Trägerfrequenz-Schätzung	101
8.1. Der Quadrikorrelator	102
8.2. Differenzwinkelbasierende Schätzung	104
8.3. Trägerfrequenz-Akquisition der ONU	105
9. Detektion	109
9.1. Differentielle Detektion	109
9.1.1. Bitfehlerraten	110
9.1.2. Hardwarestrukturen	111
9.1.3. Parallelisierte Implementierung	112
9.2. Differentielle Detektion über mehrere Symbole	114
9.3. Fehlerkorrektur	119
10. Zusammenfassung und Ausblick	123
A. Anhang	127
A.1. Berechnung des Ausgangsstroms eines Heterodyn-Empfängers	127
A.2. Trägeroffset beim Gardner-Algorithmus	128
A.3. VDHL-Quelltext zu ausgewählten Modulen	129
A.3.1. VDHL-Quelltext eines parallelen FIR-Filters	129
A.3.2. VDHL-Quelltext des Lee-Schätzers	133
B. Verzeichnis der Abkürzungen, Symbole und Operatoren	139
B.1. Abkürzungsverzeichnis	139
B.2. Symbolverzeichnis	142
B.3. Operatorenverzeichnis	148
Literaturverzeichnis	151
Index	163