

# Inhaltsverzeichnis

<b>1 Einleitung</b>	<b>1</b>
1.1 Nanomesstechnik und Echtzeitdatenverarbeitung . . . . .	2
1.2 Modellbasierter Entwurf eingebetteter Systeme und Zielstellungen	7
1.3 Inhalt dieser Arbeit . . . . .	9
<b>2 Entwurfsmethodik für eingebettete Systeme</b>	<b>11</b>
2.1 Eingebettete Systeme . . . . .	11
2.2 Systementwurfsprozesse . . . . .	13
2.3 Plattformbasierter Entwurf . . . . .	15
2.4 Modellbasierter Entwurf . . . . .	17
2.5 Modellbasierter komponentenorientierter Entwurf für verteilte Plattformen . . . . .	22
2.5.1 Der Top-Down-Systementwurf . . . . .	22
2.5.2 Die Bottom-Up-Definition der Entwurfsplattformebene .	24
2.6 Fazit - Modellbasierte Implementierung in der Mess- und Automatisierungstechnik . . . . .	26
<b>3 Rekonfigurierbare Hardware-Plattformen als Teil eingebetteter Systeme</b>	<b>29</b>
3.1 Field-Programmable Gate Arrays . . . . .	29
3.1.1 Technologieüberblick Field-Programmable Gate Arrays	30
3.1.2 Multi-FPGA-Plattformen . . . . .	31
3.1.3 System-on-Chip-Technologien . . . . .	32
3.2 Entwurf und Synthese digitaler Systeme . . . . .	37
3.2.1 Entwurf digitaler Logik . . . . .	37
3.2.2 Synthese . . . . .	39
3.2.3 Implementierungsprozess für FPGA . . . . .	40
3.3 Komponentenbasierte Logik . . . . .	42
3.3.1 Lokalität und Integration . . . . .	42
3.3.2 Komponentenarchitektur: Datenpfad und Steuerpfad .	44
3.4 Fazit - FPGAs in mess- und automatisierungstechnischen Anwendungen . . . . .	45

<b>4 Modellbasierte Entwurfsplattform für verteilte rekonfigurierbare Systeme</b>	<b>47</b>
4.1 Plattform-Modellierung . . . . .	48
4.1.1 „System-on-multiple-Chips“ . . . . .	48
4.1.2 Konzeptuelle Studien zu Multi-FPGA-Systemen . . . . .	49
4.1.3 Metamodell für Multi-FPGA-Hardware und SoC-Designs	54
4.2 Plattformspezifische Modellierung . . . . .	56
4.2.1 Modellrepräsentation wiederverwendbarer Komponenten	57
4.2.2 Struktur applikationsspezifischer Komponenten . . . . .	58
4.2.3 Metamodell für multi-FPGA-orientierte Modellierung .	59
4.3 Modellbasierter Entwurfsprozess für Multi-FPGA-Systeme . . .	62
4.4 Fazit . . . . .	64
<b>5 Ausgewählte Methoden zur applikationsspezifischen Modellsynthese</b>	<b>67</b>
5.1 Datenflussorientierte komponentenbasierte Systeme . . . . .	68
5.1.1 Der Datenflussgraph . . . . .	68
5.1.2 Das Datenflussparadigma als Berechnungsmodell . . . . .	70
5.1.3 Komponentenmodelle mit Datenfluss-Semantik . . . . .	71
5.2 „Resource-Sharing“ auf Komponentenebene . . . . .	77
5.2.1 Ressourcen und Kontexte . . . . .	78
5.2.2 Automatische Modellsynthese von Daten- und Steuerpfad	82
5.2.3 Feasibility-Abschätzung . . . . .	87
5.2.4 Bemerkungen zur Resource-Sharing-Methode . . . . .	89
5.3 Schnittstellenlogik zur Off-Chip-Kommunikation . . . . .	89
5.3.1 Plattform, Partitionen und Komponenten . . . . .	91
5.3.2 Automatische Modellsynthese der Zugriffslogik . . . . .	95
5.3.3 Bemerkungen zur Zugriffslogik-Generierungsmethode .	103
5.4 Einordnung in die plattformspezifische Modelltransformation	105
5.5 Fazit . . . . .	108
<b>6 Modellbasierter hardware-orientierter Entwurf in der Anwendung</b>	<b>111</b>
6.1 Spezifikation des Regelungssystems . . . . .	112
6.2 Komponentenorientierter plattformspezifischer Entwurf . . . .	116
6.2.1 Transformation der Simulationssemantik . . . . .	117
6.2.2 Komponenten- und Schnittstellenentwurf . . . . .	119
6.2.3 Latenzoptimierung innerhalb der Komponenten . . . . .	123
6.2.4 Black-Box-Komponenten . . . . .	123
6.2.5 Ergebnisse des komponentenbasierten Entwurfs . . . . .	127
6.3 Resource-Sharing im plattformspezifischen Entwurf . . . . .	130
6.3.1 Resource-Sharing für atomare Operatoren . . . . .	130
6.3.2 Resource-Sharing für parametrisierbare Komponenten	132
6.3.3 Ergebnisse für Resource-Sharing-Entwürfe . . . . .	138

---

6.4	Intermodulkommunikationslogik im verteilten Entwurf . . . . .	139
6.4.1	Partitioniertes Modell . . . . .	140
6.4.2	Multi-Chip-Modell mit Intermodulkommunikation . . . . .	142
6.4.3	Syntheseergebnisse für applikationsspezif. Zugriffslogik .	144
6.5	Repräsentative Ergebnisse der Design-Space-Exploration . . . . .	147
6.5.1	Systementwurfskriterien und Realisierungsvarianten .	147
6.5.2	Ergebnisse . . . . .	149
6.6	Fazit . . . . .	154
<b>7</b>	<b>Zusammenfassung und Ausblick</b>	<b>157</b>
7.1	Diskussion der Ergebnisse . . . . .	158
7.2	Weiterführende Arbeiten und Ausblick . . . . .	160
<b>A</b>	<b>Anhang</b>	<b>163</b>
A.1	Resource-Sharing - Prototyping . . . . .	164
A.2	Modellierung des Regelungssystems . . . . .	169
A.3	Plattformspezifische Multi-FPGA-Modelle . . . . .	174
A.3.1	Syntheseergebnisse . . . . .	174
A.3.2	Strukturen und Schedules . . . . .	175
A.3.3	Modellkomplexität . . . . .	184
<b>Abkürzungsverzeichnis</b>		<b>185</b>
<b>Abbildungsverzeichnis</b>		<b>186</b>
<b>Tabellenverzeichnis</b>		<b>190</b>
<b>Literaturverzeichnis</b>		<b>193</b>