

Inhaltsverzeichnis

1. Einleitung	1
1.1. Motivation	1
1.1.1. Rekonfigurierbare Rechensysteme	2
1.1.2. Datennetze	3
1.2. Ziele der Arbeit	4
1.3. Aufbau und Überblick	5
2. Rekonfigurierbare Rechensysteme	7
2.1. Einführung	7
2.1.1. Begriffsklärung	8
2.1.2. Ziele und Anwendung	11
2.2. Technologische Grundlagen	13
2.2.1. Allgemeines	13
2.2.2. Field Programmable Gate Array	17
2.2.3. Grobgranulare rekonfigurierbare Plattformen	21
2.2.4. Rekonfigurierbare Prozessoren	22
2.3. Verbindungsstrukturen	22
2.3.1. Kommunikationsparadigmen	23
2.3.2. Beispiele	25
2.4. Rekonfigurierbare System-on-Chip	29
2.4.1. Einführung	29
2.4.2. Entwurfsraumparameter	30
2.4.3. Beispieldaten	32
3. Netzwerkprozessoren	35
3.1. Einführung	35
3.2. Netzwerkprotokolle	36
3.2.1. Protokolle und Algorithmen	38
3.2.2. Klassifikation	50
3.3. Netzwerkprozessoren	53
3.3.1. Architekturen	54
3.3.2. Kommerzielle Netzwerkprozessoren	58
3.3.3. Rekonfigurierbare Netzwerkprozessoren	67

4. Netzwerk-Coprozessor: DynaCORE	73
4.1. Einführung	73
4.2. Systemintegration	74
4.3. Architektur	76
4.3.1. Schnittstelle	76
4.3.2. Funktionseinheiten	79
4.3.3. Kontrollebene	81
4.3.4. Verbindungsstruktur	81
4.4. Kommunikationsinfrastruktur	85
4.4.1. Protokoll	86
4.4.2. Aufbau	88
4.4.3. Routing	91
4.4.4. Adaption der Topologie	93
4.5. Rekonfigurationsmanagement	97
4.5.1. Monitor	97
4.5.2. Dispatcher	98
4.5.3. Manager	102
5. Modellierung und Simulation dynamischer Systeme	111
5.1. Einführung	111
5.1.1. Begriffsklärung	111
5.1.2. Hardwareentwurf	113
5.2. Modellbildung	113
5.2.1. Diskrete Ereignismodelle	115
5.2.2. Dynamisch Strukturierte Modelle	116
5.3. Modellierung rekonfigurierbarer Systems-on-Chip	121
5.3.1. VHDL	121
5.3.2. SystemC	122
5.3.3. OSSS+R	124
5.3.4. ReChannel	126
5.4. Methode der kachelbasierten Modellierung	127
5.4.1. Modell einer Kachel	128
5.4.2. Dynamische Rekonfiguration	133
5.4.3. Generisches Simulationsmodell	135
6. DynaCORE: Simulation und Ergebnisse	139
6.1. Einführung	139
6.2. Stimulation	140
6.2.1. Verkehrsstrommodelle	141
6.2.2. Erzeugung von Verkehrsströmen	141
6.2.3. Beispiel	142
6.3. Simulationsmodelle	143
6.3.1. Busbasiertes Design	143

6.3.2. Network-on-Chip-basiertes Design	149
6.4. Simulationsexperimente	152
6.4.1. Exploration des busbasierten Modells	152
6.4.2. Untersuchung des Rekonfigurationsmanagements	160
6.4.3. CoNoChi-basiertes Modell	168
7. Fazit & Ausblick	173
7.1. Ergebnisse der Arbeit	173
7.2. Ausblick	176
A. Konfidenz	177
A.1. Einführung	177
A.2. Definition	177
A.3. Verfahren	178
A.4. Ergänzung: Konfidenzintervalle	178
B. Messdatenreihen	181
B.1. Simulation ohne Transitionsverzögerung	182
B.2. Simulation mit gewichteter Transitionsverzögerung	183
Abbildungsverzeichnis	i
Tabellenverzeichnis	v
Literaturverzeichnis	vii
Lebenslauf & Publikationsliste	xxv