

Inhaltsverzeichnis

Teil I: Grundlagen

1	Einführung und Überblick	3
1.1	Systemübersicht	4
1.2	Externe Schnittstellen	5
1.2.1	Maus und Tastatur	5
1.2.2	USB Ports	5
1.2.3	Serial Port	6
1.2.4	Parallel Port	6
1.2.5	VGA Port	6
1.2.6	LAN Port	6
1.2.7	Audio	6
1.2.8	IEEE 1394 Port	7
1.2.9	eSATA	7
1.3	Interne Bussysteme	8
1.3.1	Von ISA zu PCI	9
1.3.2	Accelerated Graphics Port	11
1.3.3	PCI-Bus-Weiterentwicklungen	12
1.3.4	Peripherie-Schnittstellen und -Bussysteme	14
1.3.4.1	Von IDE zu PATA	14
	Betriebsarten	15
	Ultra DMA	16
1.3.4.2	Small Computer System Interface	17
	Standards	18
	Konfiguration	19
	Kenndaten	20
	Differential SCSI	21
	Low Voltage Differential	22

2 Zahlen, Zeichendarstellung und Codes	25
2.1 Zahlendarstellung	25
2.1.1 Binäre Zahlendarstellung und -berechnung	26
2.1.2 Darstellung negativer Zahlen	28
2.1.3 Gleitkommadarstellung	29
2.1.4 IEEE-Formate	31
2.2 Codes und Zeichensätze	33
2.2.1 Numerische Codes im Überblick	33
2.2.2 Der ASCII-Code	34
2.2.2.1 Übertragungssteuerzeichen - Transmission Control	35
2.2.2.2 Formatsteuerzeichen - Format Effector	36
2.2.2.3 Gerätesteuerzeichen - Device Control	37
2.2.2.4 Informationstrennzeichen - Information Separator	37
2.2.2.5 Steuerzeichen für Codeerweiterungen	37
2.2.2.6 Sonstige Steuerzeichen	38
2.2.3 IBM- und ANSI-Zeichensatz	38
2.2.4 UNICODE	40
3 Standards	43
3.1 Organisationen	43
3.2 IEEE-Standards	46
3.3 Das OSI-Schichtenmodell	47
4 Codierungsverfahren und Fehlerkontrolle	51
4.1 Die Manchester-Codierung	51
4.2 Die 4B/5B-Codierung	52
4.3 Die 8B/10-Codierung	53
4.4 Die MLT-3-Codierung	56
4.5 PAM5- und Trellis-Codierung	56
4.6 Fehlerkontroll- und Korrekturmechanismen	58
4.6.1 Paritätsprüfung	59
4.6.2 Cyclic Redundancy Check	59

5 Logikschaltungen und Interface-Technik	61
5.1 Logische Grundschaltungen	61
5.2 Sequentielle Logik	63
5.3 Logikfamilien im Überblick	67
5.4 PC-Interfacetechnik	69
5.4.1 Kommunikation mit dem Interface.....	74
5.5 Programmierbare Logikschaltungen.....	75
5.5.1 Programmable Logic Devices.....	77
5.5.1.1 Decoder mit Programmable Array Logic.....	80
5.5.2 Complex PLDs.....	84
5.5.3 Field Programmable Gate Arrays	85
5.5.4 Hardware Description Language und IP Cores	87

Teil II: Klassische Systeme

6 Parallele Schnittstellen	91
6.1 Der Standard IEEE 1284.....	92
6.1.1 Grundsätzliche Kommunikation und Signalbedeutung	94
6.1.2 Compatible Mode	96
6.1.3 Nibble Mode	97
6.1.4 Byte Mode	98
6.1.5 EPP Mode	100
6.1.6 ECP Mode.....	101
6.1.7 Programmbeispiele	103
6.2 GPIB-, IEEE-488-, IEC-625-Bussystem	106
6.2.1 Standards.....	106
6.2.2 Systemaufbau.....	109
6.2.3 Leitungen und Signale	111
6.2.3.1 Datenleitungen – Data Lines	112
6.2.3.2 Übergabeleitungen – Handshake Lines.....	112
6.2.3.3 Steuerleitungen – Management Lines	113
6.2.4 Adressendarstellung.....	114

Teil III: Peripherie-Bussysteme

9 Universal Serial Bus	193
9.1 Topologie	194
9.2 Anschlüsse und Signale.....	196
9.3 Kommunikation.....	198
9.4 Geräteerkennung	199
9.5 Pipes, Endpoints und Descriptors	201
9.6 Adressen und Pakete	201
9.7 Übertragungsmodi	203
9.7.1 Interrupt Transfer	203
9.7.2 Bulk Transfer	204
9.7.3 Isochronous Transfer.....	204
9.7.4 Control Transfer	205
9.8 USB On-The-Go	205
9.9 Super Speed – USB 3.0	206
9.9.1 Verbindungen.....	207
9.9.2 Protokoll und Stromsparmechanismen	208
9.10 Applikationen und Programmierung.....	209
9.10.1 Einfache USB-Umsetzung mit FT232R-Chips	211
9.10.2 USB-Kommunikation mit Android.....	215
9.10.2.1 Arduino-Plattform als USB-Host	217
9.10.2.2 Android-Programmierung.....	222
9.10.2.3 Die Manifest-Datei	226
9.10.3 USB-2.0-Applikationen mit Cypress-Controllern	227
9.10.3.1 Erstellung der Software – Firmware.....	234
9.10.3.2 EEPROM-Daten	235
9.10.3.3 Hauptprogramm	236
9.10.3.4 Deskriptortabelle und Settings.....	241
9.10.3.5 Interrupt Service-Routinen	244
9.10.3.6 Treiber und Applikationen.....	247

10 Serial ATA und Serial Attached SCSI.....	255
10.1 Serial ATA	255
10.1.1 eSATA	258
10.2 Serial Attached SCSI – SAS	259
11 Peripheral Component Interconnect	261
11.1 Anschlüsse und Signale	262
11.2 PCI-Bus-Grundlagen	267
11.3 Register und Kommunikation	271
11.4 Der Konfigurationsbereich – Configuration Space	273
11.4.1 Vendor ID und Device ID.....	274
11.4.2 Command Register	274
11.4.3 Status Register	275
11.4.4 Class Codes.....	276
11.4.5 Weitere PCI-Bus-Register	277
11.4.6 Device Space	278
11.5 Versions-Erweiterungen	279
11.5.1 Erweiterter Configuration Space	281
11.5.2 Power Management	282
11.5.3 PCI-X	284
11.6 PCI Bus-Programmierung.....	287
11.6.1 PCI-BIOS-Detektierung	288
11.6.2 PCI-Einheit suchen	290
11.6.3 PCI-Einheit nach Klassencode suchen	291
11.6.4 Konfigurationsdaten lesen	293
11.7 PCI Express.....	295
11.7.1 Kommunikation	295
11.7.2 Architektur.....	297
11.7.2.1 Credit Based Flow Control	300
11.7.3 Signale und Interfaces.....	300
11.8 Implementierungen für Notebooks	305
11.8.1 PCMCIA und CardBus	306
11.8.2 ExpressCards	308
11.8.3 Thunderbolt.....	308

Teil IV: Netzwerke und Funksysteme

12 Local Area Networks	313
12.1 Feldbussysteme	313
12.1.1 Standardisierung	315
12.1.2 Unterscheidungskriterien	315
12.1.3 Ethernet als Feldbus	318
12.2 Topologien und Zugriffsverfahren	318
12.2.1 Stern topologie und Arcnet	319
12.2.1.1 Attached Ressources Computer Network	320
12.2.2 Ringtopologie und Token-Passing-Verfahren	321
12.2.3 Bustopologie und CSMA/CD-Verfahren	323
12.2.3.1 Carrier Sense Multiple Access/Collision Detection	324
12.2.4 Baumtopologie	325
12.3 Das Ethernet	326
12.3.1 Funktionsprinzip und Kenndaten	326
12.3.2 Netzwerk kabel und Signale	329
12.3.2.1 Verbindung für Gigabit-Ethernet	330
12.3.2.2 Kabelaufbau und Spezifikationen	331
Dämpfung und Inhomogenitäten	332
Bandbreite	332
Übersprechen – Crosstalk	332
Schirmung	334
12.3.3 Ethernet-Schichten	335
12.3.4 Frame-Formate	337
13 Wireless LANs	341
13.1 Funktechnik	343
13.1.1 Digitale Modulation	344
13.1.2 Frequency Hopping Spread Spectrum	346
13.1.3 Multiple Input Multiple Output	347
13.1.4 Direct Sequence Spread Spectrum	347
13.1.5 Orthogonal Frequency-Division Multiplex	349
13.2 WLANs nach IEEE 802.11	350
13.2.1 Wi-Fi	352
13.2.2 Zugriffsverfahren – CSMA/CA	352
13.2.3 WLAN-Topologien	354

13.2.3.1 Adhoc-WLAN	354
13.2.3.2 Infrastructure-WLANs	354
13.2.4 Android-Programmierung für den WLAN-Zugriff	357
14 Bluetooth.....	363
14.1 Piconet und Scatternet	364
14.2 Standards – IEEE 802.15.1	365
14.3 Leistungsklassen und Protocol Stack.....	365
14.4 Betriebsmodi	367
14.5 Paketaufbau.....	368
14.6 Profiles	369
14.7 Verbindungsaufbau und Sicherheitsmechanismen	370
14.8 Android-Programmierung für die Bluetooth-Kommunikation.....	370
14.8.1 Suchvorgang und Pairing.....	371
14.8.2 Client-Verbindung.....	374
14.8.3 Server-Verbindung	374
14.8.4 Datenübertragung	375
14.9 Bluetooth Low Energy	376
14.9.1 Link Layer	377
14.9.2 HCI Layer	378
14.9.3 Host-Schichten.....	378
14.9.4 Generic Attribute Profile	379
14.9.5 Generic Access Profile	380
14.9.6 Applikationen	381
14.9.6.1 CC2540-Schaltung.....	382
Development Kit.....	386
Software und Programmierung.....	386
Stichwortverzeichnis	391