

# Inhaltsverzeichnis

<b>1 Einführung in den Aufbau und die Programmierung eines Mikroprozessorsystems</b>	1
1.1 Informationsdarstellung	2
1.1.1 Informationseinheiten	3
1.1.2 Zeichen (characters)	4
1.1.3 Hexadezimal- und Oktalcode	5
1.1.4 Festkommazahlen (fixed-point numbers)	6
1.1.5 Gleitkommazahlen (floating-point numbers)	9
1.1.6 Binärcodierte Dezimalziffern (BCD-Code)	12
1.2 Einführung in die Hardwarestruktur	12
1.2.1 Übersicht über die Hardwarekomponenten	13
1.2.2 Busorientierte Systemstruktur	14
1.2.3 Mikroprozessor	16
1.2.4 Speicher	22
1.2.5 Ein-/Ausgabeeinheit	25
1.3 Einführung in die Assemblerprogrammierung	26
1.3.1 Programmtdarstellung	26
1.3.2 Programmübersetzung (Assemblierung)	31
1.3.3 Programmeingabe und Textausgabe	37
1.4 Übungsaufgaben	38
<b>2 Der 32-Bit-Mikroprozessor</b>	39
2.1 Mikroprozessorstruktur	40
2.1.1 Registersatz	41
2.1.2 Datentypen, Datenformate und Datenzugriff	45
2.1.3 Adressierungsarten	48
2.1.4 Befehlsformate	56
2.2 Befehlssatz	57
2.2.1 Transportbefehle	58
2.2.2 Arithmetikbefehle	61
2.2.3 Logische Befehle	63
2.2.4 Schiebe- und Rotationsbefehle	64
2.2.5 Bit- und bitfeldverarbeitende Befehle	65
2.2.6 String- und Array-Befehle	66
2.2.7 Sprungbefehle	67

2.2.8 Systembefehle . . . . .	70
2.2.9 Synchronisationsbefehle . . . . .	71
2.3 Ausnahmeverarbeitung und Betriebsarten . . . . .	72
2.3.1 Traps und Interrupts . . . . .	73
2.3.2 Betriebsarten . . . . .	78
2.4 Übungsaufgaben . . . . .	79
<b>3 Programmierungstechniken . . . . .</b>	<b>81</b>
3.1 Assemblerprogrammierung . . . . .	81
3.1.1 Struktogramm und Flußdiagramm . . . . .	81
3.1.2 Assemblersprache . . . . .	84
3.1.3 Assembleranweisungen . . . . .	86
3.1.4 Feste und verschiebbare Programmblöcke . . . . .	90
3.1.5 Strukturierte Assemblerprogrammierung . . . . .	91
3.1.6 Makrobefehle und bedingte Assemblierung . . . . .	93
3.2 Programmflußsteuerung . . . . .	96
3.2.1 Unbedingter Sprung . . . . .	96
3.2.2 Bedingter Sprung und einfache Verzweigung . . . . .	97
3.2.3 Mehrfachverzweigungen . . . . .	102
3.2.4 Programmschleifen . . . . .	106
3.3 Unterprogrammtechniken . . . . .	109
3.3.1 Unterprogrammanschluß . . . . .	110
3.3.2 Parameterübergabe . . . . .	111
3.3.3 Geschachtelte Unterprogramme . . . . .	116
3.3.4 Modulare Programmierung . . . . .	118
3.4 Übungsaufgaben . . . . .	121
<b>4 Systembus . . . . .</b>	<b>123</b>
4.1 Systemaufbau und Systemstruktur . . . . .	123
4.1.1 Ein-chip- und Einkartensysteme . . . . .	124
4.1.2 Busorientierte Mehrkartensysteme . . . . .	124
4.1.3 Standardbusse . . . . .	126
4.1.4 Mehrbussysteme . . . . .	128
4.2 Adressierung der Systemkomponenten . . . . .	129
4.2.1 Isolierte und speicherbezogene Adressierung . . . . .	129
4.2.2 Karten-, Block- und Bausteinanwahl . . . . .	130
4.2.3 Byte-, Wort- und Doppelwortanwahl . . . . .	132
4.2.4 Busankopplung . . . . .	134
4.3 Datentransportsteuerung . . . . .	135
4.3.1 Synchroner und asynchroner Bus . . . . .	136
4.3.2 Lesezyklus und Schreibzyklus . . . . .	137

4.3.3 Speicheransteuerung . . . . .	139
4.3.4 Speicherverschränkung und überlappende Adressierung . . . . .	143
<b>4.4 Busarbitration . . . . .</b>	<b>145</b>
4.4.1 Buszuteilungszyklus . . . . .	146
4.4.2 Systemstrukturen . . . . .	147
<b>4.5 Interruptsystem und Systemsteuersignale . . . . .</b>	<b>151</b>
4.5.1 Codierte Interruptanforderungen . . . . .	151
4.5.2 Uncodierte Interruptanforderungen . . . . .	155
4.5.3 Systemsteuersignale . . . . .	162
<b>4.6 Coprozessoranschluß . . . . .</b>	<b>163</b>
4.6.1 Kommunikation zwischen Mikroprozessor und Coprozessor . . . . .	163
4.6.2 Coprozessorschmittstelle . . . . .	165
<b>4.7 Übungsaufgaben . . . . .</b>	<b>166</b>
<b>5 Speicherverwaltung . . . . .</b>	<b>169</b>
5.1 Pufferspeicher (cache) . . . . .	169
5.1.1 Lese- und Schreibzugriffe . . . . .	170
5.1.2 Cache-Strukturen . . . . .	171
5.1.3 Virtuelle und reale Cache-Adressierung . . . . .	174
5.2 Virtueller Speicher . . . . .	176
5.2.1 Segmentierung (segmenting) . . . . .	177
5.2.2 Seitenverwaltung (paging) . . . . .	179
5.2.3 Segmentierung mit Seitenverwaltung . . . . .	180
5.2.4 Speicherschutz . . . . .	182
5.3 Übungsaufgaben . . . . .	184
<b>6 Ein-/Ausgabeorganisation und Rechnernetze . . . . .</b>	<b>186</b>
6.1 Prozessorgesteuerte Ein-/Ausgabe . . . . .	187
6.1.1 Einfacher Interface-Baustein . . . . .	187
6.1.2 Synchronisationstechniken . . . . .	189
6.1.3 Gleichzeitige Bearbeitung mehrerer Ein-/Ausgabevorgänge . . . . .	194
6.2 Schnittstellenvereinbarungen . . . . .	196
6.2.1 Übertragungsmerkmale . . . . .	197
6.2.2 Serielle Schnittstellen . . . . .	198
6.2.3 Parallele Schnittstellen . . . . .	202
6.3 Parallele Ein-/Ausgabe . . . . .	206
6.3.1 Datendarstellung . . . . .	206
6.3.2 Datenpufferung und Synchronisation . . . . .	207
6.3.3 Parallel-Interface-Baustein . . . . .	208

<b>6.4 Asynchron serielle Ein-/Ausgabe</b>	214
6.4.1 Datendarstellung	215
6.4.2 Takt- und Zeichensynchronisation	215
6.4.3 Asynchron serieller Interface-Baustein	216
<b>6.5 Synchron serielle Ein-/Ausgabe</b>	223
6.5.1 Takt- und Zeichensynchronisation	223
6.5.2 Protokolle	224
6.5.3 Synchron serieller Interface-Baustein	228
<b>6.6 Rechnernetze</b>	230
6.6.1 Datenfernübertragung	230
6.6.2 Weitverkehrsnetze und lokale Netze	232
6.6.3 ISO-Referenzmodell	235
6.6.4 Datensicherung	237
<b>6.7 Übungsaufgaben</b>	239
<b>7 Ein-/Ausgabesteuereinheiten und Peripheriegeräte</b>	242
<b>7.1 Direktspeicherzugriff (DMA)</b>	242
7.1.1 Systemstruktur und Betriebsarten	243
7.1.2 DMA-Controller-Baustein	245
<b>7.2 Ein-/Ausgabeprozessor und -computer</b>	251
7.2.1 Ein-/Ausgabeprozessor	252
7.2.2 Ein-/Ausgabecomputer	255
<b>7.3 Hintergrundspeicher</b>	258
7.3.1 Floppy-Disk-Speicher	259
7.3.2 Fest- und Wechselplattenspeicher	265
7.3.3 Streamer	266
7.3.4 SCSI-Bus	269
<b>7.4 Ein-/Ausgabegeräte</b>	273
7.4.1 Alphanumerische Datensichtgeräte	273
7.4.2 Graphische Datensichtgeräte	279
7.4.3 Tastatur	281
7.4.4 Maus	285
7.4.5 Nadel-, Tintenstrahl- und Laserdrucker	286
<b>7.5 Übungsaufgaben</b>	289
<b>8 16-, 16/32- und 32-Bit-Mikroprozessoren der Firmen Motorola, Intel und National Semiconductor</b>	291
<b>8.1 Motorola MC68040</b>	291
8.1.1 Registersatz	292
8.1.2 Datenformate und Datenzugriff	295

8.1.3 Adressierungsarten . . . . .	295
8.1.4 Befehlsformate und Befehlsgruppen . . . . .	296
8.1.5 Ausnahmeverarbeitung . . . . .	297
8.1.6 Caches und Speicherverwaltung . . . . .	299
8.1.7 Busprotokoll . . . . .	301
8.1.8 Coprozessoranschluß . . . . .	303
8.1.9 Vorgänger des MC68040 . . . . .	303
<b>8.2 Intel i486 . . . . .</b>	<b>304</b>
8.2.1 Registersatz . . . . .	306
8.2.2 Datenformate und Datenzugriff . . . . .	309
8.2.3 Adressierungsarten . . . . .	309
8.2.4 Befehlsformate und Befehlsgruppen . . . . .	310
8.2.5 Ausnahmeverarbeitung . . . . .	311
8.2.6 Cache und Speicherverwaltung . . . . .	312
8.2.7 Busprotokoll . . . . .	314
8.2.8 Coprozessoranschluß . . . . .	316
8.2.9 Vorgänger des i486 . . . . .	316
<b>8.3 National Semiconductor NS32532 . . . . .</b>	<b>317</b>
8.3.1 Registersatz . . . . .	318
8.3.2 Datenformate und Datenzugriff . . . . .	320
8.3.3 Adressierungsarten . . . . .	320
8.3.4 Befehlsformate und Befehlsgruppen . . . . .	321
8.3.5 Ausnahmeverarbeitung . . . . .	323
8.3.6 Caches und Speicherverwaltung . . . . .	324
8.3.7 Busprotokoll . . . . .	327
8.3.8 Coprozessoranschluß . . . . .	328
8.3.9 Vorgänger des NS32532 . . . . .	329
<b>9 Lösungen der Übungsaufgaben . . . . .</b>	<b>330</b>
<b>Literatur . . . . .</b>	<b>352</b>
<b>Sachverzeichnis . . . . .</b>	<b>357</b>