

Inhalt

Einleitung	1
1. Das Testproblem für integrierte Schaltungen	5
1.1 Die Rolle des Produktionstests	5
1.1.1 Die Kosten des Tests	7
1.1.2 Die Ausbeute	8
1.1.3 Produktqualität	9
1.2 Ebenen der Fehlermodellierung	10
1.3 Testbarkeitsmaße und Testregeln	20
1.4 Teststrategien für synthetisierte Schaltungen	23
1.4.1 Das Scan Design	23
1.4.2 Tests für Schaltungen im Scan Design	25
1.4.3 Synthese regulärer Strukturen	26
1.4.4 Testerzeugung aus der Funktionsbeschreibung	27
1.4.5 Der Test mit Zufallsmustern	28
1.4.6 Der gegenwärtige Stand bei der Integration von Test und Synthese	31
2 Grundlagen, Definitionen und Vorarbeiten	33
2.1 Grundlegende Sachverhalte und Definitionen	33
2.1.1 Schaltnetzanalyse	33
2.1.2 Optimierung	39
2.1.3 Schieberegisterfolgen	40
2.2 Die Aufgabenstellung	42
2.3 Vorarbeiten von anderer Seite und Abgrenzung der Ergebnisse	44
2.3.1 Vorarbeiten zur Bestimmung von Signal- und Fehlerentdeckungswahrscheinlichkeiten	44
2.3.2 Gegenwärtiger Stand bei der Optimierung von Eingangswahrscheinlichkeiten	46
3 Fehlerentdeckungs- und Signalwahrscheinlichkeiten	48
3.1 Die Aufgabenstellung und ihre Komplexität	48
3.2 Die exakte Berechnung von Signalwahrscheinlichkeiten	49

3.3	Schätzung der Signalwahrscheinlichkeiten im Programmsystem PROTEST	51
3.4	Modellierung des Signalflusses	53
3.5	Anwendungen	54
3.5.1	Unterstützung deterministischer Testerzeugung	54
3.5.2	Berechnung von Testlängen	57
3.6	Behandlung von Redundanz	60
4	Die Bestimmung effizienter Zufallstests	65
4.1	Die Gütefunktion für den Zufallstest	65
4.2	Eigenschaften der Gütefunktion	66
4.2.1	Zur Konvexität der Gütefunktion	67
4.2.2	Beispiele für konvexe und multimodale Gütefunktionen	70
4.3	Zur Auswahl des Optimierverfahrens	74
4.4	Optimierung bezüglich einer Variablen	76
4.5	Die Methode des steilsten Abstiegs	78
4.6	Die Methode des zyklischen Abstiegs	79
4.7	Fehlersimulation mit optimierten Zufallsmustern	80
4.8	Bemerkungen zur Redundanz	81
5	Anwendungen bei Test- und Syntheselgorithmen	82
5.1	Anforderungen an Pseudozufallsfolgen	82
5.2	Der externe Test mit optimierten Zufallsmustern	83
5.2.1	Testkonfiguration für den externen Test mit Zufallsmustern	83
5.2.2	Ein Chip zur externen Erzeugung optimierter Zufallsmuster	85
5.2.3	Schaltungscharakteristika beim externen Zufallstest	87
5.3	Der Selbsttest mit optimierten Zufallsmustern	88
5.3.1	Verfahren zur Erzeugung optimierter Zufallsmuster	89
5.3.2	Zusatzbeschaltung für den Selbsttest mit optimierten Zufallsmustern	92
5.3.3	Mehrkosten für den Selbsttest mit optimierten Zufallsmustern	97
6	Praktische Ergebnisse	100
6.1	Untersuchte Schaltungen	100
6.2	Validierung der Schätzergebnisse von PROTEST	101
6.2.1	Die Methode	101

6.2.2	Signalwahrscheinlichkeiten	103
6.2.3	Fehlerentdeckungswahrscheinlichkeiten	104
6.3	Musterzahlen für optimierte und für nicht optimierte Eingangswahrscheinlichkeiten ..	105
6.4	Fehlersimulation mit optimierten und nicht optimierten Mustermengen	106
6.5	Optimierte Mustererzeugung per Hardware	107
Anhang		110
1.	Der Aufbau von PROTEST	110
2.	Beweis der Formel (4.11)	112
3.	Reduktion deterministischer Testmengen	119
4.	Autokorrelation der erzeugten Zufallsfolge	119
5.	Beispiele optimierter Eingangswahrscheinlichkeiten	120
Literaturverzeichnis		121