

INHALTSVERZEICHNIS

0 PROLOG: MOTIVATION UND EINFÜHRUNG 9

- 0.1 Ein einführendes Beispiel 9
- 0.2 Komponenten eines Computers 11
- 0.3 Das Rechnerarchitektur-Ebenenmodell 14
- 0.4 Rechenfehler durch Computer 17

Teil A: Elementare Grundlagen 19

1 INFORMATIK: DATEN UND INFORMATION 20

- 1.1 Darstellung von Daten und Information 20
- 1.2 Code und Codierung 20
- 1.3 Zifferncodierung 23
- 1.4 Information und Informationsgehalt 24
- 1.5 Fehlererkennung und -korrektur 30
- 1.6 Optimaler Code 33

2 ARITHMETIK 37

- 2.1 Zahlendarstellung 37
- 2.2 Rechnen innerhalb eines Zahlensystems 38
- 2.3 Konvertierung 40
 - 2.3.1 Ganze Zahlen 40
 - 2.3.2 Gebrochene Zahlen 41
- 2.4 Binäres Rechnen mit natürlichen Zahlen 43
- 2.5 Darstellung negativer ganzer Zahlen 47
 - 2.5.1 Vorzeichen und Betrag 47
 - 2.5.2 Exzess 48
 - 2.5.3 Komplement-Darstellungen von negativen ganzen Zahlen 49
 - 2.5.4 1er-Komplement 50
 - 2.5.5 2er-Komplement 52
- 2.6 Darstellung reeller und rationaler Zahlen 54
 - 2.6.1 Genauigkeitsbetrachtungen 54
 - 2.6.2 Formate für gebrochene Zahlen 55
- 2.7 Addition und Subtraktion von Gleitkommazahlen 60
- 2.8 Multiplikation und Division von Gleitkommazahlen 64

3 LOGIK 66

AUFGABEN ZU TEIL A: ELEMENTARE GRUNDLAGEN 71

Teil B: Logische Schaltfunktionen und Schaltungen 73

4 GATTERSCHALTUNGEN 74

4.1 Darstellung arithmetischer Operationen durch logische Funktionen 75

4.2 Standard-Gatter für elementare logische Funktionen 76

4.3 Logische Gatter als elementare Bestandteile einer Schaltung 77

5 NORMALFORMEN 79

5.1 Disjunktive und konjunktive Normalformen 79

5.2 Min- und Maxterme 81

6 MINIMIERUNGSVERFAHREN 86

6.1 Listenverfahren nach Quine-McCluskey 87

6.2 Primimplikanten 91

6.3 Grafisches Minimierungsverfahren 95

AUFGABEN ZU TEIL B: LOGISCHE SCHALTFUNKTIONEN UND SCHALTUNGEN 104

Teil C: Schaltnetze 105

7 ENTWURF VON SCHALTNETZEN 105

8 STANDARD-SCHALTNETZE 109

8.1 Addierschaltungen 109

8.1.1 Halbaddierer 109

8.1.2 Volladdierer 110

8.1.3 Paralleladdierer 112

8.1.4 Addierwerke 112

8.2 Codierer und Decodierer 113

8.2.1 8-zu-3-Codierer 113

8.2.2 Schaltungsaufbau beim prioritätsgesteuerten Codierer 115

8.2.3 3-zu-8-Decodierer 116

8.3 Multiplexer und Demultiplexer 117**8.3.1 4-zu-1-Multiplexer 118****8.3.2 1-zu-4-Demultiplexer 120****8.4 Komparator 122****8.5 Programmierbare Schaltnetze 123****AUFGABEN ZU TEIL C: SCHALTNETZE 125****Teil D: Schaltwerke 128****9 AUTOMATEN 127****9.1 Sequenzielle Logikschaltungen 127****9.2 Endliche deterministische Automaten 130****10 ELEMENTARE SPEICHERELEMENTE 132****10.1 Prinzipien und Effekte einer Flipflop-Schaltung 132****10.2 Flipflop-Typen 132****10.2.1 RS-Flipflop 133****10.2.2 JK-Flipflop 136****10.2.3 D-Flipflop 137****10.2.4 Relevante synchrone Flipflops 137****11 ENTWURF VON SCHALTWERKEN 139****11.1 Einführendes Beispiel: elektrische Klingel 139****11.2 Modellierung von sequenziellen Vorgängen und Prozessen 143****11.3 Automatentypen 144****11.3.1 Zyklische Automaten 144****11.3.2 Serielle Automaten 148****11.3.3 Baumartige Automaten 154****12 STANDARD-SCHALTWERKE 159****12.1 Register 159****12.2 Zähler 162****12.3 Speicherzellen 164****12.4 RAM 165****12.5 ROM 167****12.6 Programmierbare Schaltwerke 168****AUFGABEN ZU TEIL D: SCHALTWERKE 169****AUSBLICK 171****LITERATURVERZEICHNIS 172****SACHWORTVERZEICHNIS 173**