

# Inhaltsverzeichnis

<b>1</b>	<b>Einleitung</b>	<b>1</b>
<b>2</b>	<b>Grundlagen</b>	<b>5</b>
2.1	Eigenschaften von Siliciumcarbid	5
2.2	Ladungsträger und Dotierungen in Siliciumcarbid	6
2.2.1	Intrinsische Ladungsträgerkonzentration	7
2.2.2	Dotierung mit Fremdatomen	8
2.2.3	pn-Übergang	10
2.3	MOS-Struktur	11
2.3.1	Kapazität der MOS-Struktur	11
2.3.1.1	Ideale MOS-Kapazität	12
2.3.1.2	Reale MOS-Kapazität	16
2.3.2	Ladungstransport in Siliciumdioxid	19
2.3.2.1	Fowler-Nordheim-Tunneln	20
2.3.2.2	Volumenbestimmte Tunnelmechanismen	22
2.3.2.3	Schädigung des Oxids durch elektrische Belastung	23
2.4	MOS-Feldeffekttransistor	26
2.4.1	Schwellspannung	27
2.4.2	Ladungsträgerbeweglichkeit	29
2.4.3	Strom-Spannungs-Kennlinie	31
2.5	Logikschaltungen	32
2.5.1	Inverter	33
2.5.1.1	Statische Charakterisierung	33
2.5.1.2	Transiente Charakterisierung	35
2.5.2	Zweistellige Funktionen	36
2.5.3	Implementierung der Schaltungen	37
2.5.3.1	NMOS Logik	37
2.5.3.2	CMOS Logik	40
2.5.4	Ringoszillatoren	41
2.5.5	Bistabile Kippstufen	42
<b>3</b>	<b>Experimentelle Vorgehensweise</b>	<b>45</b>
3.1	SiC Prozesstechnik	45
3.2	Schaltungsentwurf	46
3.2.1	MOSFETs	47
3.2.2	Logikgatter	48

3.2.3	Integrierte Schaltungen . . . . .	49
3.3	Elektrische Messung . . . . .	51
3.3.1	Kapazität-Spannungsmessung . . . . .	51
3.3.2	Strom-Spannungsmessung . . . . .	52
3.3.2.1	Schicht- und Kontaktwiderstand . . . . .	52
3.3.2.2	MOSFET-Charakterisierung . . . . .	53
3.3.3	Zuverlässigkeitsmessung . . . . .	53
3.3.4	Transiente Charakterisierung . . . . .	55
4	<b>Ergebnisse und Diskussion</b> . . . . .	<b>57</b>
4.1	MOS-Kapazität . . . . .	57
4.1.1	Charakterisierung der Störstellen . . . . .	59
4.1.2	Ladungstransport und Tunnelmechanismen . . . . .	62
4.1.2.1	Fowler-Nordheim Tunneln . . . . .	63
4.1.2.2	Volumenbestimmte Beiträge . . . . .	65
4.1.3	Zuverlässigkeit des Dielektrikums . . . . .	67
4.2	Dotierungen . . . . .	72
4.2.1	Schicht- und Kontaktwiderstand . . . . .	72
4.2.2	pn-Diode . . . . .	74
4.3	MOS-Feldeffekttransistor . . . . .	76
4.3.1	Kennlinien . . . . .	76
4.3.2	Schwellspannung . . . . .	77
4.3.3	Ladungsträgerbeweglichkeit . . . . .	80
4.3.4	Unterschwelenstrom . . . . .	82
4.3.5	Drainleakstrom bei hohen Temperaturen . . . . .	83
4.4	NMOS Logik . . . . .	85
4.4.1	Inverter Gatter . . . . .	86
4.4.1.1	NMOS Last . . . . .	87
4.4.1.2	Analyse des Kennlinienfeldes . . . . .	90
4.4.1.3	Dynamisches Schaltverhalten . . . . .	92
4.4.2	NAND Gatter . . . . .	96
4.4.3	Integrierte Schaltungen . . . . .	97
4.4.3.1	Ringoszillator . . . . .	97
4.4.3.2	Flip-Flop . . . . .	100
4.5	CMOS Logik . . . . .	101
4.5.1	Inverter Gatter . . . . .	102
4.5.1.1	Statische Charakterisierung . . . . .	102
4.5.1.2	Dynamische Charakterisierung . . . . .	105
4.5.2	Integrierte Schaltungen . . . . .	107
4.6	Anwendung . . . . .	109

---

<b>5 Zusammenfassung</b>	<b>113</b>
<b>6 Literaturverzeichnis</b>	<b>117</b>
<b>A Prozessführung</b>	<b>127</b>
<b>Abkürzungsverzeichnis</b>	<b>129</b>
<b>Index</b>	<b>133</b>