

Inhaltsverzeichnis

1 Überblick	1
2 Leitungen	2
2.1 Leitungsarten	2
2.1.1 Einfache Drähte	2
2.1.2 Microstrip und Stripline	3
2.1.3 Flachbandkabel	4
2.1.4 Rundkabel	4
2.1.5 Koaxialkabel	5
2.1.6 Lichtwellenleiter	5
2.2 Leitungsauswahl	5
3 Leitungsankopplung und Abschlüsse	7
3.1 Ankopplungsarten	7
3.1.1 Mechanische Ausführung	7
3.1.2 Elektrische Ankopplung	7
3.2 Ankopplung mit Tristate-Gattern	8
3.3 Open-Collector-Bus	10
3.3.1 Prinzip	10
3.3.2 Rechenbeispiel	12
3.4 Definition der TTL-Pegel	16
3.5 ECL-Treiber/Empfänger	17
3.5.1 Prinzip	17
3.5.2 ECL mit Open Emitter	18
3.6 Teilung des Abschlusswiderstandes	19
4 Impulse auf Leitungen	21
4.1 Linearer Leitungsabschluss	21
4.2 Nichtlinearer Abschluss	25
4.2.1 Allgemeines	25
4.2.2 Bergeron-Verfahren	25
4.2.3 Bidirektionaler Open-Collector-Bus	29
5 Serielle Schnittstellen	36
5.1 Einleitung	36
5.2 Übertragungsprotokoll	36
5.2.1 Übertragungsparameter	37
5.2.2 Protokollverfahren	37
5.2.3 ASCII-Zeichen	38
5.3 RS-232	39
5.3.1 Pegeldefinition	39
5.3.2 Geräte der Datenübertragungstechnik	40
5.3.3 Normungsgremien	40
5.3.4 Steckerbelegung	41
5.3.5 Übertragungsbeispiel	42
5.3.6 Verbindungsarten	43
5.3.7 Kabellänge	45
5.4 RS-422, RS-423, RS-485, RS-449	46
5.4.1 Überblick	46

5.4.2 RS-422	47
5.4.3 RS-423	48
5.4.4 RS-485	49
5.4.5 RS-449	50
5.5 Stromschnittstelle	50
5.5.1 Prinzip	50
5.5.2 Gerätearten	51
5.5.3 Konstantstromquelle	52
5.5.4 Senderaufbau	53
5.5.5 Empfängeraufbau	54
5.5.6 Spannungsabfälle	56
5.5.7 Steckerbelegung und Schnittstellenkoppler	57
6 Parallele Schnittstellen	58
6.1 Schnittstellen-IC	58
6.2 Centronics-Schnittstelle	59
6.3 IEEE-1284-Schnittstelle	62
6.4 PCMCIA, Card Bus	63
6.5 Handshake-Verfahren	65
6.6 Direct-Memory-Access (DMA)	65
6.7 First-In-First-Out (FIFO)	67
7 Mikrocontroller-Schnittstellen	68
7.1 Allgemeines	68
7.2 Struktur und Schnittstellen	68
8 Busse, Synchronisierung, Fehlererkennung	71
8.1 Busstrukturen	71
8.2 Buszuteilung	71
8.2.1 Zentrale Buszuteilung	72
8.2.2 Dezentrale Buszuteilung	72
8.3 Synchronisierung	75
8.4 Fehlererkennung	75
8.4.1 VRC und LRC	76
8.4.2 CRC	77
9 Parallele Busse	78
9.1 Entwicklungen von Bus-Standards	78
9.1.1 Q-Bus	78
9.1.2 Z80-Bus	79
9.1.3 S-100-Bus	80
9.1.4 MPST-Bus	80
9.1.5 STD/STE-Bus	80
9.2 Multibus I/II	80
9.3 Futurebus	81
9.4 Nu-Bus	82
9.5 VME-Bus	82
9.5.1 Mechanischer Aufbau	82
9.5.2 Datentransfer	82
9.5.3 Interruptsignale	83

9.5.4 Bus-Arbitrierung.....	83
9.5.5 Subbusse und Weiterentwicklung	84
9.6 GPIB	84
9.6.1 Gerätetypen und Busstruktur.....	84
9.6.2 Stecker und Signale	85
9.6.3 Struktur der Geräte	88
9.6.4 Nachrichtenarten.....	90
9.6.5 Geräteaufbau.....	91
9.6.6 Gerätesysteme.....	92
9.6.7 Weiterentwicklung	94
9.7 SCSI.....	95
9.7.1 Struktur	95
9.7.2 Übertragungsprotokoll.....	95
9.7.3 Datentransfer und SCSI-Signale.....	97
9.7.4 Physikalische Eigenschaften	98
9.7.5 Hardware-Aufbau	100
9.7.6 SCSI-2, Fast, Wide	101
9.7.7 Weiterentwicklung, SCSI-3.....	102
9.7.8 SCSI beim PC.....	103
9.8 ISA, EISA, MCA, PCI	103
10 Serielle Busse.....	108
10.1 Busprotokolle	108
10.2 Serielle Datendarstellung.....	109
10.2.1 Modulierte Übertragung	109
10.2.2 Basisbandübertragung	110
10.3 Zugriffssteuerung und Busstrukturen.....	111
10.4 Blocksynchronisierung und Rahmenstruktur	113
10.5 LANs	115
10.6 Feldbusse	117
10.6.1 Überblick	117
10.6.2 PDV-Bus.....	118
10.6.3 Bitbus.....	119
10.6.4 PROFIBUS	123
10.6.5 INTERBUS-S	128
10.6.6 DIN-Messbus.....	132
10.6.7 ASI.....	136
10.6.8 CAN.....	139
10.6.9 FIP	140
10.6.10 P-NET.....	141
10.6.11 LON.....	142
10.6.12 SERCOS	143
10.7 Neue serielle Busse.....	143
10.7.1 USB	144
10.7.2 IEEE-1394	146
11 Ausblick	148
Literaturverzeichnis	149
Sachwortverzeichnis.....	151