

Inhaltsverzeichnis

1 Einführung

<i>H.-J. Hacke</i>	1
--------------------------	---

2 Chip und Chippräparation

2.1 Problematik der Nacktchipmontage

<i>H.-J. Hacke</i>	5
--------------------------	---

2.2 Waferausführung

<i>J. Wolf, H. Reichl</i>	8
---------------------------------	---

2.2.1 Charakterisierung der Siliziumwafer	8
---	---

2.2.2 Spezifikation von Silizium-Wafern	9
---	---

2.2.3 Metallisierungsschichten	11
--------------------------------------	----

2.2.4 Passivierungsschichten	13
------------------------------------	----

2.2.5 Designrichtlinien für Bondpads	15
--	----

2.3 Methoden der Bumperzeugung	17
--------------------------------------	----

2.3.1 Bumping unter Verwendung von umschmelzbaren Metallen/Legierungen

<i>C. Wenzel, E. Meusel</i>	18
-----------------------------------	----

2.3.1.1 Technologievarianten	18
------------------------------------	----

2.3.1.2 Fotolithografie für die Bumperzeugung	22
---	----

2.3.1.3 Abscheidung und Strukturierung der Unterbumpermetallisierung	25
--	----

2.3.1.4 Galvanische Bumperzeugung	30
---	----

2.3.1.5 Die vakuumtechnische Lotabscheidung	40
---	----

2.3.1.6 Lottransfer Verfahren

<i>J. Wolf, H. Reichl</i>	45
---------------------------------	----

2.3.1.7 Lotbumperstellung durch Drahtbonden	
---	--

<i>E. Jung, H. Reichl</i>	48
---------------------------------	----

2.3.1.8 Bumping durch Plazieren von Lotkugeln und Aufschmelzen mit einem Laserpuls

<i>G. Azdasht, H. Reichl</i>	53
------------------------------------	----

2.3.1.9 Bumperzeugung durch Schablonendruck

<i>E. Reese, J. Kloeser</i>	55
-----------------------------------	----

2.3.2 Bumping mit nicht umschmelzbaren Metallen/Metallsystemen...	63
---	----

2.3.2.1 Bumping mittels stromloser Metallabscheidung

<i>A. Ostmann, H. Reichl</i>	63
------------------------------------	----

2.3.2.2	Bumping mit nicht umschmelzbaren Metallen <i>L. Dietrich, G. Engelmann, J. Wolf, O. Ehrmann, H. Reichl</i>	67
2.3.2.3	Bumpherstellung durch Drahtbonden <i>E. Jung, H. Reichl</i>	79
2.3.3	Bumps auf Polymerbasis <i>R. Aschenbrenner, H. Reichl</i>	83
2.3.4	Spezielle Bumptechnologien für III/V-Halbleiter <i>H. Richter</i>	87
2.4	Zusammenfassende qualitative Bewertung der Methoden <i>H. Richter</i>	90
2.5	Firmen/Institute mit Bumping Serviceleistungen	92
3	Montage- und Kontaktiertechnologien	
3.1	Drahtkontaktierung (Chip and Wire)	
	<i>K. D. Lang, F. Rudolf, K.-H. Segsa</i>	95
3.1.1	Verfahrenscharakteristika	96
3.1.2	Chipbeschaffenheit und Lieferform	98
3.1.3	Anforderungen an das Verdrahtungssubstrat	98
3.1.4	Chipbefestigung (Die-Bonden)	102
	3.1.4.1 Lötten	103
	3.1.4.2 Eutektisches Legieren	103
	3.1.4.3 Kleben <i>W. Keller, K.-H. Segsa</i>	103
3.1.5	Drahtbondverfahren <i>K. D. Lang, F. Rudolf, K.-H. Segsa</i>	109
	3.1.5.1 Charakteristische Drähte	109
	3.1.5.2 Ultraschallverfahren	111
	3.1.5.3 Thermosonicbonden	114
	3.1.5.4 Bondgeräte	116
3.1.6	Reparaturmöglichkeiten	120
3.1.7	Umhüllung	121
	3.1.7.1 Anforderungen an Umhüllungsmaterialien	121
	3.1.7.2 Glob-Top-Massen, Marktangebot	122
	3.1.7.3 Ausrüstungen	123
	3.1.7.4 Auftrags- und Härtetechnologie / Materialauswahl	124
	3.1.7.5 Zuverlässigkeit	125
3.1.8	Prüfmethoden	127
3.1.9	Layoutregeln	133
3.1.10	Wertung der Gesamttechnologie	136
3.1.11	Firmen/Institute mit Serviceleistungen	137
3.2	Tape Automated Bonding (TAB)	
3.2.1	Verfahrenscharakteristika	
	<i>H.-J. Hacke</i>	141
	3.2.1.1 Höcker	141

3.2.1.2	Spider	142
3.2.1.3	Innenkontaktierung	143
3.2.2	Verwendete Bauelemente und Lieferform	144
3.2.3	Verwendete Verdrahtungselemente	147
3.2.4	Bauelementemontage	149
3.2.5	Reparaturmöglichkeiten	
	<i>W. Möller</i>	154
3.2.6	Prüfmethoden	
	<i>R. Leutenbauer, H. Reichl</i>	155
3.2.6.1	Prüfmethoden der Innenkontaktierung	155
3.2.6.2	Prüfmethoden der Außenkontaktierung	161
3.2.7	Layoutregeln	
	<i>A. Simsek, H. Reichl</i>	164
3.2.7.1	Geometrie des Tapes	164
3.2.7.2	Entwurfsschritte	165
3.2.7.3	Film-Format	169
3.2.7.4	OLB-Fenster	169
3.2.7.5	Test-Pads	170
3.2.7.6	Inner-Lead-Bereich	171
3.2.7.7	Fan-Out-Bereich	172
3.2.7.8	Galvano-Rahmen	173
3.2.7.9	Thermomechanische Aspekte	174
3.2.8	Wertende Betrachtung der Gesamttechnologie	
	<i>H.-J. Hacke</i>	174
3.2.9	Firmen / Institute mit Serviceleistungen	
	<i>A. Simsek, H. Reichl</i>	177
3.3	Flipchip-Technologie	
3.3.1	Verfahrenscharakteristika	
	<i>H. Richter</i>	178
3.3.2	Flipchip-Löten	180
3.3.2.1	Verwendete Bauelemente und Lieferform	180
3.3.2.2	Anforderungen an den Schaltungsträger	181
3.3.2.3	Bauelementemontage	184
3.3.2.4	Reparaturmöglichkeiten	186
3.3.2.5	Harzunterfüllung	187
3.3.2.6	Prüfmethoden	188
3.3.2.7	Layoutregeln	188
3.3.3	Alternative Flipchip-Verfahren	191
3.3.3.1	Thermokompressionsbonden	191
3.3.3.2	Flip Chip Klebetechnik	
	<i>R. Aschenbrenner, H. Reichl</i>	193
3.3.4	Wertende Betrachtung der Gesamttechnologie	
	<i>H. Richter</i>	203
3.3.5	Firmen/Institute mit Serviceleistungen	205

7.1.4.4 Montage	318
7.1.4.5 Koplanarität	319
7.1.4.6 Lötprozeß	319
7.1.4.7 Feuchteaufnahme	319
7.1.4.8 Zuverlässigkeit	320
7.1.4.9 Ausbeute	320
7.1.4.10 Test und Inspektion	321
7.1.4.11 Reparaturverfahren	321
7.1.5 Standardisierung	322
7.1.5.1 PBGA	322
7.1.5.2 TBGA	323
7.1.5.3 CBGA/CCGA	323
7.2 Chip Size Package	323
7.2.1 Gehäusetypen	324
7.2.1.1 Flexible Schaltungsträger	324
7.2.1.2 Starre Schaltungsträger	325
7.2.1.3 Angepaßte Lead-Frames	326
7.2.1.4 Molded CSP	326
7.2.1.5 Wafer-Level CSP	327
7.2.1.6 TCP Lead-Frame	328
Literatur	331
Autoren	349
Sachverzeichnis	357