

## Inhalt

Vorwort . . . . .	11
Einleitung . . . . .	12
5. Halbleiterbauelemente . . . . .	13
5.1 Physikalische Eigenschaften . . . . .	13
5.1.1 Atomistisches Bild und Bändermodell . . . . .	13
Kristallaufbau (S.13), Freie Elektronen (15), Defektelelektronen (15), Elektronen- und Löcherleitung (15), Bändermodelle (17), Halbleiter, Isolatoren und Metalle (18)	
5.1.2 Eigenleitung . . . . .	19
Paarerzeugung (19), Rekombination (19), Thermisches Gleichgewicht und Eigenleitungsdichte (19)	
5.1.3 Störstellenleitung . . . . .	21
Donatoren (21), Akzeptoren (22), Bändermodell mit Akzeptoren und Donatoren (23), Majoritätsträger und Minoritätsträger (24)	
5.1.4 Leitfähigkeit . . . . .	24
5.1.5 Ströme im Halbleiter . . . . .	25
Driftstrom (25), Diffusionsstrom (27)	
5.2 PN-Übergang . . . . .	29
5.2.1 Symmetrischer PN-Übergang . . . . .	30
Boltzmannverteilung (31), Diffusionsspannung (32), Einseitig abrunder PN-Übergang (33)	
5.2.2 Anlegen einer Vorspannung . . . . .	33
5.2.3 Gleichstromkennlinie einer Diode . . . . .	36
5.2.4 Technische Anwendung von Dioden . . . . .	37
Einweggleichrichtung (37), Vollweggleichrichtung (38)	
5.3 Transistoren . . . . .	40
5.3.1 Aufbau und Funktion . . . . .	40
5.3.2 Kennlinienfeld . . . . .	42
5.3.3 Technische Ausführung . . . . .	43
5.3.4 Die drei Grundschaltungen . . . . .	44
Basissschaltung (44), Emitterschaltung (45), Kollektorschaltung (46)	

5.3.5	Der Transistor als Verstärker . . . . .	47
	Verstärkungsprinzip (47), Verstärker in Emitterschaltung (50), Kollektorschaltung (51), Eigenschaften der drei Grundschaltungen im Vergleich (53)	
5.3.6	Der Transistor als Schalter . . . . .	54
	Logischer Inverter (54), Kippschaltungen (55), TTL-Grundgatter (56), Tri-State-Logik (57), Bustreiber mit TRI-State-Logik (58)	
5.4	Der Feldeffekttransistor . . . . .	59
5.4.1	Der Feldeffekt . . . . .	60
5.4.2	Sperrschicht-Feldeffekttransistoren . . . . .	60
	Aufbau (60), Funktion (61), Kennlinienfeld (63)	
5.4.3	MIS/MOS-Transistoren . . . . .	63
	Betrieb mit Anreicherungsschicht (64), Betrieb mit Verarmungs- randschicht (65)	
5.4.4	Digitale Grundschaltungen in MOS-Technik . . . . .	65
	Inverter (66), Logische Grundgatter (66)	
6.	Operationsverstärker . . . . .	69
6.1	Differenzverstärker . . . . .	69
6.2	Aufbau eines Operationsverstärkers . . . . .	72
6.3	Anwendung des Operationsverstärkers . . . . .	75
6.3.1	Invertierender Verstärker . . . . .	75
6.3.2	Nichtinvertierender Verstärker . . . . .	76
6.3.3	Integrator . . . . .	77
6.3.4	Differentiator . . . . .	78
6.3.5	Tiefpaß . . . . .	78
6.3.6	Hochpaß . . . . .	79
7.	Digitaltechnik . . . . .	81
7.1	Logische Grundfunktionen . . . . .	81
7.1.1	Die UND-Verknüpfung . . . . .	83
7.1.2	Die ODER-Verknüpfung . . . . .	83
7.1.3	Die Nicht-Verknüpfung . . . . .	84
7.1.4	Die NAND-Verknüpfung . . . . .	85
7.1.5	Die NOR-Verknüpfung . . . . .	85
7.1.6	NAND- und NOR-Gatter als universelle Bausteine . . . . .	86
7.1.7	Die Exclusive-ODER-Verknüpfung . . . . .	86
7.1.8	Die Äquivalenz-Verknüpfung . . . . .	87

7.2	Schaltungsalgebra . . . . .	90
7.2.1	Doppelte Negation . . . . .	90
7.2.2	Negation logischer Ausdrücke . . . . .	91
7.2.3	Rechenregeln der Schaltungsalgebra . . . . .	91
7.2.4	Vereinfachung von Schaltfunktionen . . . . .	93
7.3	Analyse logischer Schaltungen . . . . .	95
7.3.1	Aufstellung der Wertetabelle . . . . .	95
7.3.2	Ermittlung der Funktionsgleichung . . . . .	96
7.4	Synthese logischer Schaltnetze . . . . .	100
7.4.1	Synthese aufgrund einer vorgegebenen Funktionsgleichung . . . . .	101
7.4.2	Synthese nach einer Aufgabenstellung in Worten . . . . .	102
7.5	Multiplexer . . . . .	106
7.6	Demultiplexer . . . . .	109
7.7	Flip-Flops . . . . .	110
7.7.1	RS-Flip-Flop . . . . .	110
7.7.2	$\overline{R}\overline{S}$ -Flip-Flop . . . . .	112
7.7.3	D-Flip-Flop . . . . .	114
7.7.4	JK-Flip-Flop . . . . .	115
7.7.5	JK-Master-Slave-Flip-Flop . . . . .	116
7.8	Register . . . . .	119
7.8.1	Parallelregister . . . . .	119
7.8.2	Schieberegister . . . . .	121
7.9	Synchrone Zähler . . . . .	124
7.9.1	Ringzähler . . . . .	124
7.9.2	5-Bit-BCD-Zähler . . . . .	126
7.10	Asynchrone Zähler . . . . .	128
7.10.1	Dualzähler . . . . .	128
7.10.2	Asynchroner Dezimalzähler . . . . .	130
7.10.3	Modulo-Zähler . . . . .	132
7.11	Codes und Kodierung . . . . .	132
7.11.1	Binär-Dekoder . . . . .	135
7.11.2	Dezimal/BCD-Umsetzer . . . . .	136
7.11.3	BCD / 7-Segment-Dekoder . . . . .	137
7.11.4	Befehlsdekodierung . . . . .	139
7.12	Digitale Rechenschaltungen . . . . .	141
7.12.1	Additionsschaltungen . . . . .	141
	Halbaddierer (141), Volladdierer (142), Stellenaddierwerk (143)	

7.12.2 Subtraktion . . . . .	144
Echtes Komplement (144), Unechtes Komplement (145), Subtraktion durch Komplementaddition (145), Subtraktionsschaltung (146), Rechenwerk für Addition und Subtraktion (147)	
7.13 Digitale Frequenzmessung . . . . .	149
7.14 Periodendauermessung . . . . .	150
8. Mikroprozessortechnik . . . . .	152
8.1 Halbleiterspeicher . . . . .	152
8.1.1 Arbeitsspeicher . . . . .	153
8.1.2 Festwertspeicher . . . . .	153
Maskenprogrammierbare Festwertspeicher (153), Programmierbare Festwertspeicher (153), Löschbare und programmierbare Festwertspeicher (154)	
8.1.3 Speicherchiporganisation . . . . .	155
8.1.4 Ansteuerung von Speicherbausteinen . . . . .	159
Ansteuersignale (159), Signal-Zeit-Plan des Lesevorganges (160), Signal-Zeit-Plan des Schreibvorganges (160)	
8.2 Ein-/Ausgabe-Bausteine . . . . .	162
8.2.1 Programmierbarer Schnittstellenbaustein . . . . .	163
Prozessorschnittstelle (164), Periphere Schnittstelle (164), Programmierung (165)	
8.3 Mikroprozessoren . . . . .	166
8.3.1 Aufbau und Funktion von Rechenautomaten . . . . .	166
8.3.2 Aufbau von Mikroprozessoren . . . . .	170
Steuerwerk (171), Rechenwerk (171), Akkumulator (172), Befehlsregister und Befehlsdecodierlogik (172), Befehlszähler (172), Adreßpuffer (172), Datenbuspuffer (172), Registerbank (173)	
8.3.3 Arbeitsweise eines Mikroprozessors . . . . .	173
8.4 Mikroprocessorsysteme . . . . .	177
8.4.1 Adressendekodierung und Speicherchipselektion . . . . .	177
8.4.2 Ein-/Ausgabe-Adressierung . . . . .	182
8.4.3 Ein-/Ausgabe- und Speicheradressierung . . . . .	183
8.5 Programmierung . . . . .	188
8.5.1 Maschinenbefehle . . . . .	189
8.5.2 Einteilung der Befehle . . . . .	190
8.5.3 Interne Registeradressierung . . . . .	191

8.5.4	Direkte und indirekte Adressierung . . . . .	191
8.5.5	Beschreibungsformat der Befehle . . . . .	192
8.5.6	Zustandsbits . . . . .	192
8.5.7	Befehlssatz . . . . .	193
	Datentransferbefehle (1 Byte) (193), Datentransferbefehle (2 Byte) (195), Ein-/Ausgabe-Befehle (197), Arithmetische Befehle (197), Vergleichsbefehle (200), Logische Befehle (201), Dekrementierungs- befehle (202), Inkrementierungsbefehle (202), Sprungbefehle (203)	
8.6	Assemblerprogrammierung . . . . .	205
8.6.1	Assembler-Befehlsformat . . . . .	205
8.6.2	Assembleranweisungen . . . . .	206
8.7	Systementwurf . . . . .	208
8.7.1	Aufgabenstellung . . . . .	208
8.7.2	Speicherbankentwurf . . . . .	209
8.7.3	Ein-/Ausgabeeinheiten . . . . .	209
8.7.4	Hardware-Struktur . . . . .	210
8.7.5	Programmentwurf . . . . .	211
8.7.6	Assemblerprogramm . . . . .	213
9.	Lösungen der Aufgaben . . . . .	217
	Quellennachweis und Literaturhinweise . . . . .	239
	Quellennachweis für Witze und Karikaturen. . . . .	239
	Physikalische Konstanten . . . . .	240
	Sachregister . . . . .	241
	Inhalt von Teil 1 . . . . .	245