

Inhalt

	Vorwort	ix
	von C. Gordon Bell	
	zur deutschen Übersetzung von D.Jungmann	x
	Einleitung	xvii
	Danksagungen	xxii
1	Grundlagen des Rechnerentwurfs	2
	1.1 Einführung	3
	1.2 Definitionen der Leistung	5
	1.3 Quantitative Prinzipien des Rechnerentwurfs	8
	1.4 Der Job des Rechnerentwerfers	13
	1.5 Zusammenfassung: Das Konzept der Speicherhierarchie	18
	1.6 Irrtümer und Fallen	21
	1.7 Schlußbemerkungen	22
	1.8 Historisches und Literaturquellen Übungen	23 28
2	Leistung und Kosten	32
	2.1 Einführung	33
	2.2 Leistung	35
	2.3 Kosten	53
	2.4 Zusammenfassung: Preis/Leistungs-Verhältnis von drei Maschinen	66
	2.5 Irrtümer und Fallen	70
	2.6 Schlußbemerkungen	76
	2.7 Historisches und Literaturquellen Übungen	77 81
3	Befehlssatzentwurf: Alternativen und Prinzipien	88
	3.1 Einführung	89
	3.2 Klassifizierung von Befehlssatz-Architekturen	90
	3.3 Operandenspeicherung: Klassifizierung von Universalregistermaschinen	92
	3.4 Speicheradressierung	94
	3.5 Operationen des Befehlssatzes	103
	3.6 Typ und Länge der Operanden	109
	3.7 Die Rolle von höheren Programmiersprachen und Compilern	111
	3.8 Zusammenfassung: Wie Programme Befehlssätze nutzen	122
	3.9 Irrtümer und Fallen	124
	3.10 Schlußbemerkungen	126
	3.11 Historisches und Literaturquellen Übungen	127 132

4	Befehlsatzbeispiele und Messung der Befehlsatznutzung	138
	4.1 Befehlsatzmessungen: Was und warum?	139
	4.2 Die VAX-Architektur	142
	4.3 Die 360/370-Architektur	148
	4.4 Die 8086-Architektur	153
	4.5 Die DLX-Architektur	160
	4.6 Zusammenfassung: Messungen der Befehlsatznutzung	167
	4.7 Irrtümer und Fallen	183
	4.8 Schlußbemerkungen	185
	4.9 Historisches und Literaturquellen Übungen	186 191
5	Die Grundlagen der Prozessorimplementierung	198
	5.1 Einführung	199
	5.2 Prozessor-Datenpfad	201
	5.3 Ausführungsgrundschritte	202
	5.4 Festverdrahtete Steuerung	204
	5.5 Mikroprogrammierte Steuerung	208
	5.6 Interrupts und andere Schwierigkeiten	214
	5.7 Zusammenfassung: Steuerung für die DLX	220
	5.8 Irrtümer und Fallen	238
	5.9 Schlußbemerkungen	240
	5.10 Historisches und Literaturquellen Übungen	241 244
6	Pipelining	250
	6.1 Was ist Pipelining?	251
	6.2 Die Basis-Pipeline für die DLX	252
	6.3 Die Pipeline zum Laufen bringen	255
	6.4 Die Haupthindernisse des Pipelining – Pipeline-Hasards	257
	6.5 Warum ist Pipelining schwer zu implementieren?	278
	6.6 Erweiterung der DLX-Pipeline zur Behandlung von Mehrzyklusoperationen	284
	6.7 Fortgeschrittenes Pipelining – Dynamisches Scheduling in Pipelines	290
	6.8 Fortgeschrittenes Pipelining – Erweiterte Befehlsebenen-Parallelität	314
	6.9 Zusammenfassung: Eine VAX mit Pipeline	328
	6.10 Irrtümer und Fallen	334
	6.11 Schlußbemerkungen	337
	6.12 Historisches und Literaturquellen Übungen	338 343

7	Vektorprozessoren	350
	7.1 Warum Vektormaschinen?	351
	7.2 Die Basis-Vektorarchitektur	353
	7.3 Zwei praktische Probleme: Vektorlänge und Schrittweite der Vektorelemente	364
	7.4 Ein einfaches Modell der Vektorleistung	369
	7.5 Compiler-technologie für Vektormaschinen	371
	7.6 Steigerung der Vektorleistung	377
	7.7 Zusammenfassung: Leistungsbewertung von Vektorprozessoren	383
	7.8 Irrtümer und Fallen	390
	7.9 Schlußbemerkungen	392
	7.10 Historisches und Literaturquellen Übungen	393 397
8	Speicherhierarchie-Entwurf	402
	8.1 Einführung: Das Prinzip der Lokalität	403
	8.2 Allgemeine Prinzipien der Speicherhierarchie	404
	8.3 Caches	408
	8.4 Hauptspeicher	425
	8.5 Virtueller Speicher	432
	8.6 Zugriffsschutz und Beispiele virtueller Speicher	438
	8.7 Weitere Optimierung auf der Grundlage des Programmverhaltens	449
	8.8 Steigerung der Cache-Leistung	454
	8.9 Zusammenfassung: Die Speicherhierarchie der VAX-11/780	475
	8.10 Irrtümer und Fallen	480
	8.11 Schlußbemerkungen	484
	8.12 Historisches und Literaturquellen Übungen	485 490
9	Ein-/Ausgabe	498
	9.1 Einführung	499
	9.2 Vorhersage der Systemleistung	501
	9.3 E/A-Leistungsmessung	506
	9.4 Arten von E/A-Geräten	512
	9.5 Busse – Verbindungen zwischen E/A-Geräten und CPU/Speicher	528
	9.6 Interface zur CPU	533
	9.7 Interface zum Betriebssystem	535
	9.8 Entwurf eines E/A-Systems	539
	9.9 Zusammenfassung: Das IBM 3990-Speichersubsystem	546
	9.10 Irrtümer und Fallen	554
	9.11 Schlußbemerkungen	559
	9.12 Historisches und Literaturquellen Übungen	560 563

10	Entwicklungsrichtungen	570
10.1	Einführung	571
10.2	Flynn's Rechnerklassifizierung	572
10.3	SIMD-Rechner Single Instruction Stream, Multiple Data Streams	572
10.4	MIMD-Rechner Multiple Instruction Streams, Multiple Data Streams	574
10.5	Die Wege zum Eldorado	576
10.6	Spezialprozessoren	580
10.7	Entwicklungsrichtungen bei Compilern	581
10.8	Zusammenfassung: Der Symmetry-Multiprozessor von Sequent	582
10.9	Irrtümer und Fallen	585
10.10	Schlußbemerkungen: Evolution oder Revolution in der Rechnerarchitektur	587
10.11	Historisches und Literaturquellen Übungen	588 592
Anhang A:	Rechnerarithmetik	A-1
	von DAVID GOLDBERG Xerox Palo Alto Research Center	
A.1	Einführung	A-1
A.2	Grundlagen der Festkommaarithmetik	A-2
A.3	Gleitkomma	A-12
A.4	Gleitkommaaddition	A-16
A.5	Gleitkommamultiplikation	A-20
A.6	Division und Rest	A-23
A.7	Genauigkeiten und Ausnahmebehandlung	A-28
A.8	Beschleunigung der Festkommaaddition	A-31
A.9	Beschleunigung der Festkommamultiplikation und -division	A-39
A.10	Zusammenfassung	A-53
A.11	Irrtümer und Fallen	A-57
A.12	Historisches und Literaturquellen Übungen	A-58 A-63
Anhang B:	Vollständige Befehlssatz Tabellen	B-1
B.1	VAX-Nutzerbefehlssatz	B-2
B.2	System/360-Befehlssatz	B-6
B.3	8086-Befehlssatz	B-9
Anhang C:	Detaillierte Befehlssatzmessungen	C-1
C.1	Messungen an der VAX	C-2
C.2	Messungen an der 360	C-3
C.3	Messungen am Intel 8086	C-4
C.4	DLX-Befehlssatzmessungen	C-5
Anhang D:	Vergleich von Zeit- und Häufigkeitsmessungen	D-1
D.1	Zeitverteilung der VAX 11/780-Befehle	D-2
D.2	Zeitverteilung der IBM 370/168-Befehle	D-4
D.3	Zeitverteilung des 8086-Befehle in einem IBM-PC	D-6
D.4	Zeitverteilung der einer DLX-ähnlichen Maschine	D-8

Anhang E:

Überblick zu RISC-Architekturen

E-1

E.1	Einführung	E-1
E.2	Addressierungsarten und Befehlsformate	E-2
E.3	Die Befehle des DLX-Subset	E-4
E.4	Allgemeine Erweiterungen der DLX-Befehle	E-9
E.5	Spezielle MIPS-Befehle	E-12
E.6	Spezielle SPARC-Befehle	E-15
E.7	Spezielle M88000-Befehle	E-17
E.8	Spezielle i860-Befehle	E-19
E.9	Schlußbemerkungen	E-23
E.10	Literaturquellen	E-24

Zusammenstellung der Literaturquellen

L-1

Sachwortverzeichnis

S-1