

Inhaltsverzeichnis

Vorwort	9
Vereinbarungen und Symbole	11
1. Zahlendarstellungen	13
1.1 Zahl zur Basis b	13
1.2 Vorzeichen-Betrag-Darstellung	15
1.3 Zweikomplementzahl	15
1.4 Einkomplementzahl	17
1.5 Binärcodierte Dezimalzahl	18
1.6 Gleitkommazahl	21
1.6.1 IEEE-32-Bit-Gleitkommmaformat	27
1.6.2 IEEE-64-Bit-Gleitkommmaformat	30
2. Definition der Hardware-Beschreibungssprache HDL	31
2.1 Struktur eines HDL-Programms	34
2.2 Kommentare, Marken, Namen	35
2.3 Datenformate	35
2.4 Konstanten	35
2.5 Basistypen und Zuweisungen	36
2.6 Deklaration von Variablen	38
2.7 Variablenzugriff, Indizierung	40
2.8 Operatoren	41
2.8.1 Vektoroperatoren	41
2.8.2 Matrixoperatoren	43
2.9 Ausdrücke, Formatanpassung	45
2.10 Permanente Anweisungen	46
2.11 Asynchrone Prozesse	47

2.12	Synchrone Automaten	50
2.13	Equal-Deklaration, Const-Deklaration	52
2.14	Subunits	53
2.15	Makro-Operationen	54
2.16	HDL-Programmbeispiele	55
2.17	Verschiedene Arten von Mikroprogrammen	55
2.18	HDL-Syntax	59
3.	Mikroalgorithmen und Rechenwerke für die Grund-	
	rechenarten	67
3.1	Addition	68
3.1.1	Addition von Dualzahlen	68
3.1.2	Subtraktion allgemein	80
3.1.3	Addition von Vorzeichenzahlen	80
3.1.4	Addition von Zweikomplementzahlen	82
3.1.5	Addition von Einskomplementzahlen	85
3.1.6	Doppelwort-Addition	88
3.1.7	Addition von binärcodierten Dezimalzahlen	88
3.1.8	Addition von Gleitkommazahlen	92
3.2	Multiplikation	94
3.2.1	Multiplikation von Dualzahlen	94
3.2.2	Multiplikation von Zweikomplementzahlen	98
3.2.3	Parallele Multiplikation	108
3.2.4	Doppelwort-Multiplikation	114
3.2.5	Multiplikation von binärcodierten Dezimalzahlen	115
3.2.6	Multiplikation von Gleitkommazahlen	117
3.3	Division	118
3.3.1	Division von Dualzahlen	119
3.3.2	Division von Zweikomplementzahlen	123
3.3.3	Parallele Division	131
3.3.4	Division von binärcodierten Dezimalzahlen	131
3.3.5	Division von Gleitkommazahlen	133
3.4	Konvertierung zwischen Zahlensystemen	135
3.4.1	Summationsmethode	135
3.4.2	Divisionsmethode	138
3.4.3	Multiplikationsmethode	138

4. Gliederung in Funktionseinheiten	141
4.1 Hierarchische Gliederung von Systemen	141
4.2 Steueroperationssystem	143
4.3 Mikrooperationen	145
4.4 Allgemeines über Rechenwerke	148
4.5 Verschiedene Realisierungen von Steuerwerken	157
4.5.1 Mikroprogramm-Steuerwerk	158
4.5.2 Hardware-Steuerwerke	162
5. Mikroprogrammierung	177
5.1 Einführung in die Mikroprogrammierung	177
5.2 Begriffserklärungen	184
5.3 Prinzipieller Aufbau eines mikroprogrammierbaren Rech- ners	189
5.4 Interpretationshierarchien	192
5.5 Mealy- und Moore-Automat	197
5.6 Grundsätzliche Architektur von MP-Steuerwerken	205
5.6.1 Autonomes Mikroprogramm-Steuerwerk	208
5.6.2 Mealy-Mikroprogramm-Steuerwerk	210
5.6.3 Moore-Mikroprogramm-Steuerwerk	212
5.7 Minimierung des Mikroprogrammspeicher-Aufwands	216
5.7.1 Grundprinzipien	217
5.7.2 Indirekte Adressierung	219
5.7.3 Relative Adressierung	221
5.7.4 Multiplexen der Eingangssignale	223
5.7.5 Demultiplexen der Ausgangssignale	226
5.7.6 Codierung der Steuerdaten	227
5.7.7 Einteilung der Mikrobefehle in Befehlstypen	230
5.8 Entwurf eines MP-Steuerwerks	233
5.9 Mikrobefehl-Steuerwerk	237
5.10 Pipelining	239
5.11 Verlagerung	242
5.12 Übersetzung von Mikroprogrammen	243
5.13 Transformation von Mikroprogrammen	245
5.14 MP-Steuerwerk im Vergleich zum Hardware-Steuerwerk	247
5.15 MP-Steuerwerke einiger Rechner	249
5.15.1 IBM 360/40	249

5.15.2	Data General ECLIPSE	251
5.15.3	Interdata M80	253
5.15.4	Microdata 1600	255
5.15.5	Burroughs B1700	256
5.15.6	Digital Equipment LSI-11	258
5.15.7	Motorola MC68000	262
6.	Rechnerentwurf	267
6.1	Einige Entwurfsaspekte	267
6.2	Entwurf eines Beispiel-Rechners	280
6.2.1	DINATOS-Architektur	280
6.2.2	Direkte Hardware-Steuerung	282
6.2.3	Mikroprogrammierbarer Rechner PIRI	289
6.2.4	Bewertung der Lösungen	303
7.	RISC	305
7.1	Allgemeines	305
7.1.1	Historische Entwicklung	305
7.1.2	Merkmale von RISC-Rechnern	308
7.1.3	Zur Komplexität der Maschinenbefehle	311
7.1.4	RISC/CISC im Vergleich	314
7.1.5	Entwicklungstrends	316
7.2	Architekturkonzepte zur Leistungssteigerung	318
7.2.1	Hardware-Unterstützung der virtuellen Adressierung	318
7.2.2	Cache-Speicher	320
7.2.3	Pipelining	327
7.3	Berkeley RISC I/II	342
7.4	SPARC	352
7.4.1	SuperSPARC	362
7.5	Motorola MC88110	366
	Literaturverzeichnis	381
	Sachverzeichnis	389