

Inhaltsverzeichnis

1	Historische Entwicklung von Rechenmaschinen	1
1.1	Mechanische Rechner	3
1.2	Elektrische Rechner	11
1.3	Erste elektronische Rechner	15
1.3.1	Röhrencomputer	15
1.3.2	Halbleitercomputer	18
1.4	Rechner in der Datenverarbeitung	20
1.4.1	Großrechner von IBM	21
1.4.2	Minicomputer von DEC	24
1.5	Die Zahlenfresser: Supercomputer	25
1.6	Mikrocomputer	29
1.7	Eingebettete Computer	32
1.8	Halbleiter und die Entwicklung der Rechenleistung	36
	Weiterführende Literatur	39
2	Arithmetik: Zahlen und Rechnen	41
2.1	Natürliche Zahlen	43
2.1.1	Darstellung der Zahlen	44
2.1.1.1	Additives Zahlensystem	45
2.1.1.2	Polyadisches Zahlensystem	47
2.1.2	Zahlensysteme	50
2.1.3	Arithmetik der natürlichen Zahlen im polyadischen Zahlensystem	55
2.1.4	Codierung von natürlichen Zahlen im Rechner	68
2.1.4.1	Ziffernreihenfolge und Wertebereich	68
2.1.4.2	Rechnen im Dezimalsystem	70
2.1.4.3	Rechnen im Dualsystem	76
2.2	Ganze Zahlen	79
2.2.1	Darstellung	79
2.2.2	Arithmetik der ganzen Zahlen	79
2.2.3	Codierung der ganzen Zahlen im Rechner	81
2.2.3.1	Vorzeichenbehaftete Zahlen	82
2.2.3.2	Dualzahlen im 1-Komplement	83
2.2.3.3	Dualzahlen im 2-Komplement	86
2.3	Reelle Zahlen	89
2.3.1	Dezimalbrüche	91
2.3.1.1	Dezimalbruchentwicklung	92
2.3.1.2	Abkürzende Schreibweise von Dezimalbrüchen	94
2.3.2	Kettenbrüche	96
2.3.3	Dezimal- und Kettenbrüche irrationaler Zahlen	98
2.3.4	Maschinenzahlen	104
2.3.4.1	Darstellung	104
2.3.4.2	Numerik	107
2.3.4.3	Binäre Gleitkommazahlen	112
2.3.4.4	Binäre Festkommazahlen	120

2.4	Übertragung und alphanumerische Zeichendarstellung	125
	Weiterführende Literatur	133
3	Mathematische Grundlagen digitaler Schaltungen	135
3.1	Algebraische Betrachtung digitaler Schaltungen	137
3.2	Boolesche Algebra	139
3.2.1	Mathematische und strukturelle Grundlagen	139
3.2.2	Definition und grundlegende Eigenschaften boolescher Algebren	144
3.2.3	Rechnen in der booleschen Algebra	149
3.2.4	Ausdrücke und Funktionen	152
3.2.5	Axiomatisierung der booleschen Algebra	158
3.3	Schaltalgebra und Schaltfunktionen	160
3.3.1	Modellierung von Telefonnetzen	160
3.3.2	Formale Definition und Eigenschaften	162
3.3.3	Anwendung von Schaltfunktionen	165
3.3.4	Minimierung von Schaltfunktionen	168
3.3.4.1	Grafische Minimierung	172
3.3.4.2	Algebraische Minimierung	180
	Weiterführende Literatur	186
4	Digitale Schaltungen	187
4.1	Schaltungstechnik	189
4.1.1	Elektrotechnische Grundlagen	190
4.1.1.1	Spannung und Strom	190
4.1.1.2	Elektrische Netzwerke	193
4.1.1.3	Logische Signale	197
4.1.2	Festkörperelektronik	198
4.1.2.1	Schalter in Festkörpern	199
4.1.2.2	Halbleiter	201
4.1.2.3	Halbleitergrenzflächen	208
4.1.2.4	Der Transistor	212
4.1.2.5	Der Planarprozess zur Herstellung integrierter Schaltungen	217
4.2	Logische Gatter in MOS-Technik	220
4.2.1	NMOS- und PMOS-Inverter	222
4.2.2	CMOS-Inverter	225
4.2.3	CMOS-NAND- und -NOR-Gatter	234
4.3	Flipflops und Bitspeicher	237
4.3.1	Flipflops	237
4.3.1.1	Rückgekoppelte Schaltungen	237
4.3.1.2	RS-Flipflop	239
4.3.1.3	D-Flipflop	247
4.3.2	Transistorzellen	249
4.4	Speichermatrizen	256
4.5	Logikfelder	261
4.5.1	Standardzellen	266
4.5.2	Maskenprogrammierbare Logik	269
4.5.2.1	Gatterfelder (Gate-Arrays)	269
4.5.2.2	Logisches Feld (PLA)	271

4.5.3	Speicherprogrammierbare Logik	277
4.5.3.1	PLAs aus Speichern	279
4.5.3.2	Speicherprogrammierbare Gatterfelder (FPGA)	281
	Weiterführende Literatur	286
5	Elemente der Rechnerarchitektur	287
5.1	Kombinatorische Schaltungen	289
5.1.1	Codierer- und Decodierschaltungen	289
5.1.2	Datenverteiler	292
5.2	Sequenzielle Schaltungen	294
5.2.1	Schieberegister	294
5.2.2	Zähler	296
5.2.3	Steuerwerke	297
5.2.3.1	Automaten	298
5.2.3.2	Maskenprogrammierbares Steuerwerk	301
5.2.3.3	Speicherprogrammierbares Steuerwerk	306
5.3	Arithmetische Schaltungen	309
5.3.1	Addierwerk	309
5.3.1.1	Seriellles Addierwerk (Ripple-carry-Addierer)	309
5.3.1.2	Paralleles Addierwerk („carry look-ahead adder“)	311
5.3.1.3	Teilparalleles Addierwerk („carry-select adder“)	313
5.3.2	Addier- und Subtraktionswerk	314
5.3.3	Arithmetisch-logische Einheit (ALU)	315
5.4	Speicher	317
5.4.1	Stapel	317
5.4.2	Warteschlange	319
5.4.3	Speicher mit direktem Zugriff	320
5.4.4	Assoziativspeicher	325
	Weiterführende Literatur	329
6	Rechnerarchitektur	331
6.1	Architektur des Befehlssatzes	337
6.1.1	Befehl und Programm	337
6.1.2	Die Architektur und ihre Auswirkung auf den Befehl	343
6.1.3	Befehlsgruppen	348
6.1.4	Operandenzugriff und Adressierung	353
6.1.4.1	Inhärente Adressierung	355
6.1.4.2	Implizite oder unmittelbare Adressierung	357
6.1.4.3	Direkte oder absolute Adressierung	357
6.1.4.4	Indirekte Adressierung	362
6.1.4.5	Indizierte Adressierung	363
6.1.4.6	Relative Adressierung	366
6.1.5	Befehlssatz	367
6.1.6	Datentypen	370
6.2	Speichermodell	374
6.2.1	Adressraumverschränkung	380
6.2.2	Seitenverwaltung	382
6.2.3	Segmentverwaltung	385

6.2.4	Caches.....	387
6.2.5	Virtueller Speicher.....	396
6.3	Mikroarchitektur	398
6.3.1	Befehlsausführung.....	398
6.3.2	Steuerwerk.....	400
6.3.3	Rechenwerk.....	405
6.3.3.1	Grundelemente und Struktur.....	405
6.3.3.2	Vektorielltes Rechenwerk.....	407
6.3.3.3	Skalares Rechenwerk.....	407
6.3.4	Mikroarchitektur typischer Maschinen.....	421
6.3.4.1	Stapelmaschine und ihre Befehlsformate.....	422
6.3.4.2	Akkumulatormaschine und ihre Befehlsformate.....	426
6.3.4.3	Registermaschine und ihre Befehlsformate.....	428
6.3.4.4	Universelle Registermaschine und ihre Befehlsformate.....	432
	Weiterführende Literatur	437
7	Programmieren von Maschinen	439
7.1	Programmieren in Hochsprache	441
7.2	Programme in C	443
7.3	Programme in Maschinensprache	447
7.4	Assembler einer universellen Rechenmaschine	454
7.4.1	Programmierschnittstelle des MIPS.....	457
7.4.1.1	Register.....	457
7.4.1.2	Adressierungsarten des MIPS.....	461
7.4.1.3	Befehle.....	464
7.4.2	Assembler-Anweisungen.....	470
7.5	C-Schablonen für eine universelle Registermaschine	478
7.5.1	Grundblockgraph.....	478
7.5.2	Kontrollstrukturen.....	480
7.5.2.1	Verzweigungen.....	480
7.5.2.2	Schleifen.....	483
7.5.3	Datenstrukturen.....	485
7.5.4	Unterprogramme.....	490
7.6	Fibonacci in Assembler	498
	Theoreme	508
	Definitionen	509
	Bildquellenverzeichnis	512
	Literatur	515
	Stichwortverzeichnis	517