

Inhaltsverzeichnis

Inhaltsverzeichnis	V
Vorwort	XI
Zum Inhalt des Buches	XIV
Formelzeichen und Symbole	XVIII
Umrechnungsfaktoren und Konstanten	XXI
Wichtige Beziehungen	XXII
1 Grundlagen der Halbleiterphysik	1
1.1 Theorie des Bändermodells	1
1.2 Dotierte Halbleiter	6
1.3 Gleichungen für den Halbleiter im Gleichgewichtszustand	8
1.3.1 Fermi-Verteilungsfunktion	8
1.3.2 Ladungsträgerkonzentration im Gleichgewichtszustand	11
1.3.3 Das Dichteprodukt im Gleichgewichtszustand	13
1.3.4 Elektronenenergie, Spannung und elektrische Feldstärke	16
1.4 Ladungsträgertransport	18
1.4.1 Driftgeschwindigkeit	18
1.4.2 Driftstrom	20
1.4.3 Diffusionsstrom	23
1.4.4 Kontinuitätsgleichung	25
1.5 Störungen des thermodynamischen Gleichgewichts	26
1.6 Übungen	35
1.7 Literatur	38
2 Metallurgischer pn-Übergang	39
2.1 Inhomogener n-Typ-Halbleiter	39
2.2 Der pn-Übergang im Gleichgewichtszustand	42
2.3 Der pn-Übergang bei Anlegen einer Spannung	43
2.3.1 Das Dichteprodukt bei Abweichungen vom Gleichgewichtszustand	46
2.3.2 Stromspannungsbeziehung	48
2.3.3 Abweichungen von der Stromspannungsbeziehung	51
2.3.4 Spannungsbezugspunkt	53

2.4	Kapazitätsverhalten des pn-Übergangs	54
2.4.1	Sperrschichtkapazität	55
2.4.2	Diffusionskapazität	60
2.5	Schaltverhalten des pn-Übergangs	64
2.6	Durchbruchverhalten	66
2.7	Modellierung des pn-Übergangs	73
2.7.1	Diodenmodell für CAD-Anwendungen	73
2.7.2	Diodenmodell für überschlägige statische Berechnungen	76
2.7.3	Diodenmodell für überschlägige Kleinsignalberechnungen	77
2.8	Übungen	79
2.9	Literatur	81
3	Bipolarer Transistor	83
3.1	Herstellung einer Bipolarschaltung	83
3.2	Wirkungsweise des bipolaren Transistors	93
3.2.1	Stromspannungsbeziehung	95
3.2.2	Transistor im inversen Betrieb	102
3.2.3	Spannungssättigung	104
3.2.4	Temperaturverhalten	106
3.2.5	Durchbruchverhalten	108
3.3	Effekte zweiter Ordnung	111
3.3.1	Abhängigkeit der Stromverstärkung vom Kollektorstrom	111
3.3.2	Basisweitenmodulation	115
3.3.3	Emitterrandverdrängung	122
3.4	Abweichende Transistorstrukturen	125
3.5	Modellierung des bipolaren Transistors	128
3.5.1	Transistormodell für CAD-Anwendungen	128
3.5.2	Transistormodell für überschlägige statische Berechnungen	134
3.5.3	Transistormodell für überschlägige Kleinsignalberechnungen	135
3.5.4	Bestimmung der Transitzeit	138
3.6	Übungen	143
3.7	Literatur	147
4	Feldeffekttransistor	149
4.1	Herstellung einer CMOS-Schaltung	149
4.2	MOS-Struktur	156
4.2.1	Charakteristik der MOS-Struktur	156
4.2.2	Kapazitätsverhalten der MOS-Struktur	160
4.2.3	Flachbandspannung	162
4.3	Gleichungen der MOS-Struktur	165
4.3.1	Ladungen in der MOS-Struktur	165
4.3.2	Oberflächenspannung bei starker Inversion	169
4.3.3	Einsatzspannung und Substratsteuereffekt	171

4.4	Wirkungsweise des MOS-Transistors	175
4.4.1	Transistorgleichungen bei starker Inversion	176
4.4.2	Genauere Transistorgleichungen bei starker Inversion	183
4.4.3	Transistorgleichungen bei schwacher Inversion	185
4.4.4	Temperaturverhalten des MOS-Transistors	187
4.5	Effekte zweiter Ordnung	190
4.5.1	Beweglichkeitsdegradation	190
4.5.2	Kanallängenmodulation	192
4.5.3	Kurzkanaleffekte	194
4.5.4	Heiße Ladungsträger	199
4.5.5	Gateinduzierter Drainleckstrom	200
4.5.6	Durchbruchverhalten des MOS-Transistors	202
4.5.7	Latch-Up Effekt	203
4.6	MOS-Transistoren mit hoher Spannungsfestigkeit	206
4.7	Modellierung des MOS-Transistors	219
4.7.1	CAD-Anwendungen	219
4.7.2	Überschlägige statische und transiente Berechnungen	227
4.7.3	Überschlägige Kleinsignalberechnungen	230
4.8	Übungen	233
4.9	Anhang A: Schwache Inversion	239
4.10	Literatur	244
5	Grundlagen digitaler CMOS-Schaltungen	247
5.1	Geometrische Entwurfsunterlagen	247
5.2	Elektrische Entwurfsregeln	254
5.3	MOS-Inverter	260
5.3.1	Verarmungsinverter	261
5.3.2	Anreicherungsinverter	264
5.3.3	P-Last-Inverter	266
5.3.4	Komplementärinverter	268
5.3.5	Serien- und Parallelschaltung von Transistoren	275
5.4	Schaltverhalten der MOS-Inverter	276
5.5	Treiberschaltungen	286
5.5.1	Super-Treiber	286
5.5.2	Bootstrap-Treiber	288
5.6	Eingangs- / Ausgangsschaltungen	291
5.6.1	Eingangsschaltungen	292
5.6.2	Ausgangstreiber	295
5.6.3	Hochgeschwindigkeits-Schnittstelle	303
5.6.4	ESD-Schutz	318
5.7	Übungen	322
5.8	Literatur	325

6	Schaltnetze und Schaltwerke	327
6.1	Statische Schaltnetze	327
6.1.1	Statische Gatterschaltungen	327
6.1.2	Layout statischer Gatterschaltungen	330
6.1.3	Transfer-Gatterschaltungen	333
6.2	Getaktete Schaltnetze	336
6.2.1	Getaktete Gatterschaltungen (C ² MOS)	336
6.2.2	Dominoschaltungen	339
6.2.3	Modifizierte Dominoschaltung (NORA-Domino)	341
6.2.4	Differenziell kaskadierte Schaltung (DCVS)	342
6.2.5	Schaltverhalten von Gattern	344
6.3	Gatterschaltungen für hohe Taktraten	346
6.4	Logische Felder	353
6.4.1	Dekoder	353
6.4.2	Komplementärdekoder	354
6.4.3	Programmierbare Logikanordnung (PLA)	358
6.5	Schaltwerke	361
6.5.1	Flip-Flops	361
6.5.2	Zwei-Takt-Register	369
6.5.3	Ein-Takt-Register	372
6.5.4	Takterzeugung	375
6.6	Übungen	378
6.7	Literatur	380
7	MOS-Speicher	383
7.1	Nur-Lese-Speicher (ROM)	384
7.2	Elektrisch programmierbare und optisch löschbare Speicher	386
7.2.1	EPROM Speicherarchitektur	388
7.2.2	Stromspannungswandler	390
7.3	Elektrisch umprogrammierbare Speicher	392
7.3.1	Elektrisch umprogrammierbare Speicherzellen	392
7.3.2	Flash-Speicher-Architekturen	399
7.3.3	NROM	405
7.3.4	Chip-interne Spannungserzeugung	410
7.4	Statische Speicher	414
7.4.1	Statische Speicherzellen	414
7.4.2	SRAM Speicherarchitektur	418
7.4.3	Address Transition Detection (ATD)	419
7.5	Dynamische Halbleiterspeicher	421
7.5.1	Ein-Transistor-Speicherzellen	422
7.5.2	DRAM-Speicher-Grundsaltungen	426
7.5.3	DRAM Speicherarchitektur	434
7.5.4	Alpha-Strahlempfindlichkeit	438
7.6	Übungen	440
7.7	Literatur	444

8	Grundlagen analoger CMOS-Schaltungen	447
8.1	Stromspiegelschaltungen	448
8.1.1	Verbesserte Stromsenken	451
8.2	Source-Folger	454
8.3	Einfache Verstärkerstufen	457
8.3.1	Miller-Effekt	461
8.3.2	Differenzielle Eingangsstufe mit symmetrischem Ausgang	464
8.3.3	Differenzielle Eingangsstufe mit unsymmetrischem Ausgang	468
8.4	Übungen	474
8.5	Anhang B: Übertragungsfunktion	476
8.6	Weiterführende Literatur	484
9	CMOS-Verstärkerschaltungen	485
9.1	Miller-Verstärker	485
9.2	Gefalteter Kaskode-Verstärker	496
9.3	Gefalteter Kaskode-Verstärker mit AB-Ausgangsstufe	499
9.4	Übungen	504
9.5	Literatur	505
10	BICMOS-Schaltungen	507
10.1	Stromschaltungstechniken	508
10.1.1	CML-Schaltungen	508
10.1.2	ECL-Schaltungen	515
10.2	BICMOS-Treiber und -Gatter	518
10.3	Bandabstand-Spannungsquellen	524
10.4	Analoge Anwendungen	534
10.4.1	Offset-Verhalten von Bipolar- und MOS-Transistor	535
10.4.2	Kleinsignalverhalten von Bipolar- und MOS-Transistor	536
10.5	BCD-Technik	544
10.5.1	Schaltverhalten des DMOS-Transistors	549
10.5.2	Stromquellen	551
10.5.3	DMOS-Treiber	552
10.5.4	Schutzschaltungen	555
10.6	Übungen	561
10.7	Literatur	563
11	Systemintegration bei begrenztem Leistungsverbrauch	565
11.1	Transistor Skalierung	565
11.2	Reduzierung des dynamischen Leistungsverbrauchs	567
11.3	Reduzierung der Standby-Leistung	571
11.4	Dynamisches Energiemanagement	577
12	Sachregister	589