



Leseprobe

Taschenbuch Digitaltechnik

Herausgegeben von Christian Siemers, Axel Sikora

ISBN (Buch): 978-3-446-43263-5

ISBN (E-Book): 978-3-446-43990-0

Weitere Informationen oder Bestellungen unter

<http://www.hanser-fachbuch.de/978-3-446-43263-5>

sowie im Buchhandel.

---

## 2 Halbleitertechnologie und Schaltungstechnik

Axel Sikora

### 2.1 Einführung

Der Siegeszug digitaler Schaltungen ist nur möglich geworden durch die kostengünstige Produzierbarkeit komplexer und leistungsfähiger integrierter Schaltungen unter Nutzung von Halbleitertechnologien.

Unter einer integrierten Schaltung (**Integrated Circuit, IC**) versteht man eine mikroelektronische Schaltung aus mehreren Bauelementen, wie Transistoren, Dioden, Widerständen oder Kondensatoren, die durch Leitungen miteinander verbunden sind und auf einem Halbleitersubstrat (Chip) monolithisch realisiert sind.

Die Grundlage bilden zum gegenwärtigen Zeitpunkt im Wesentlichen die siliziumbasierten CMOS-Technologien ( $\rightarrow$  2.3.3), da diese kostengünstig produziert werden können und einen guten Kompromiss bei der Betrachtung der üblichen Zielfunktionen darstellen ( $\rightarrow$  1.3). Sie können auch für eine absehbare Zeit weiter skaliert, d. h. miniaturisiert werden. Allerdings werden in zunehmendem Maße Grenzbereiche erreicht /2.16/ ( $\rightarrow$  2.2.4, 2.2.5).

### 2.2 Technologische Grundlagen

#### 2.2.1 Eigenschaften von Atomen im Verbund

Eine der wesentlichen Aussagen der Atomphysik besteht in den so genannten Postulaten von NIELS BOHR /2.14/.

- Das erste Postulat besagt, dass ein Atom eine Anzahl stationärer Zustände besitzt, in denen die Elektronen auf diskreten Energiezuständen strahlungsfrei um den Kern laufen.
- Das zweite Postulat beschreibt den sprunghaften Übergang von einem Energiezustand  $E_n$  zu einem anderen  $E_m$  unter Aufnahme oder Abgabe eines Lichtquants unter der Frequenzbedingung  $hf = E_m - E_n$  ( $h = 6,626 \cdot 10^{-34} \text{ W} \cdot \text{s}^2$ , Planck'sches Wirkungsquantum).

Damit ergeben sich diskrete Energiezustände der Elektronen, die durch vier Quantenzahlen eindeutig beschrieben werden können. Allerdings gilt diese Beschreibung nur für einzelne, isolierte Atome. Befinden sich die Atome sehr eng gepackt in einem Festkörpergitter, dann werden die Energieunterschiede der einzelnen Zustände durch die große Zahl der Elektronen, deren unterschiedliche Energiezustände sowie die Wechselwirkungen der Teilchen sehr gering. Bild 2.1 zeigt das Aufspalten der diskreten Energiezustände.

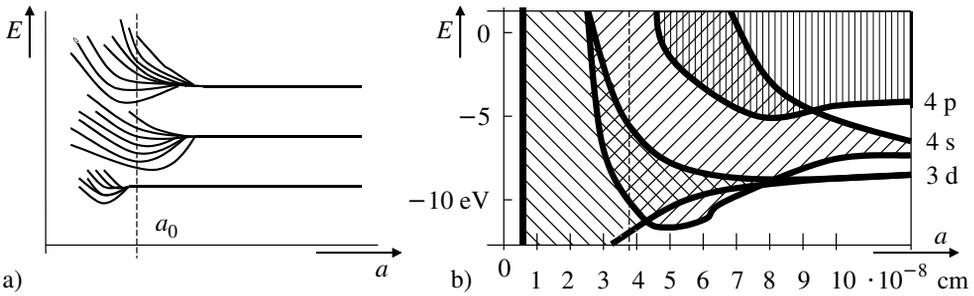


Bild 2.1 Entstehung von Energiebändern bei geringen Abständen  $a$  der Atome.  $E$  beschreibt die Energie der Elektronen in der Atomhülle. 3d, 4s und 4p stehen beispielhaft für die Orbitale der Elektronen [2.14].

In der Folge werden die Niveaus mit abnehmendem Abstand der Atome nicht mehr unterscheidbar, sodass sich Energiebänder ausbilden ( $\rightarrow$  Bild 2.2). Dabei ergeben sich Bänder, in denen sich die Elektronen aufhalten dürfen (**erlaubte Bänder**) und solche, die keine erlaubten Zustände enthalten (**verbotene Bänder**).

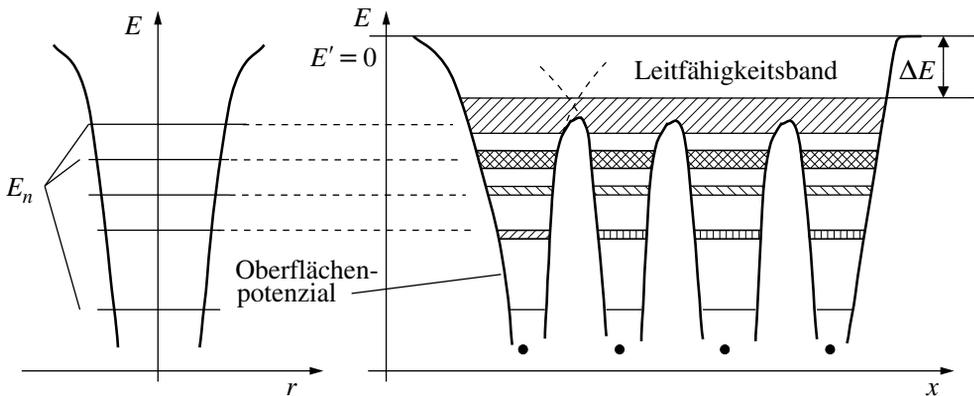


Bild 2.2 Zusammenhang zwischen den Energieniveaus eines Einzelatoms und den Energiebändern eines Festkörpers.  $E$  beschreibt die Energie der Elektronen in den Atomhüllen,  $\Delta E$  den Abstand des obersten erlaubten Bandes bis zum Energieniveau freier Elektronen.

Bei den erlaubten Bändern unterscheidet man:

- das **Valenzband**, das das höchste vollbesetzte Elektronen-Energieband beim absoluten Nullpunkt der Temperatur ist,
- das **Leitungsband**, das durch überlappende hohe Energieniveaus entsteht. In diesem alle Atome übergreifenden Leitungsband können sich Elektronen quasifrei bewegen.

Voll besetzte Bänder, wie z. B. das Valenzband beim absoluten Nullpunkt der Temperatur, können zur Leitfähigkeit nicht beitragen, da auch bei Ortsveränderung der Elektronen kein Nettotransport von elektrischer Ladung erfolgt. Allerdings müssen zusätzlich noch die Besetzungswahrscheinlichkeiten der

Energiezustände berücksichtigt werden. Im absoluten Nullpunkt ( $T = 0\text{ K}$ ) gilt für die Besetzungswahrscheinlichkeit  $f(E)$ :

$$f(E) = \begin{cases} 1 & \text{für } E \leq E_{\text{Fi}} \\ 0 & \text{für } E > E_{\text{Fi}} \end{cases}$$

Dabei bezeichnet man  $E_{\text{Fi}}$  als Fermi-Energie oder Fermi-Niveau. Bei höheren Temperaturen können die Elektronen aus Zuständen nahe bei  $E_{\text{Fi}}$  in unbesetzte Zustände oberhalb von  $E_{\text{Fi}}$  angehoben werden, allerdings nur um Beträge in der Größenordnung  $kT$  ( $k = 1,38 \cdot 10^{-23}\text{ W} \cdot \text{s/K}$ , Boltzmann-Konstante).

Auf dieser Grundlage lassen sich die drei in Bild 2.3 gezeigten Gruppen von Stoffen unterscheiden:

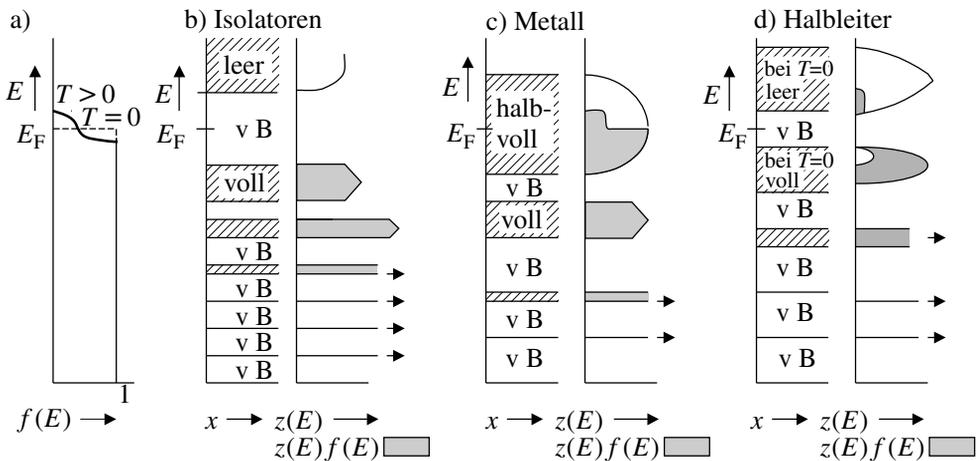


Bild 2.3 Fermi-Energie eines Festkörpers bei  $T = 0\text{ K}$  und  $T > 0\text{ K}$  (a), sowie Bänderschemata von (b) Isolatoren, (c) Metallen und (d) Halbleitern.  $f(E)$  beschreibt dabei die Fermi-Energie,  $z(E)$  die Besetzungswahrscheinlichkeit.

- Bei **Isolatoren** sind alle Zustände des Valenzbandes mit Elektronen voll besetzt und alle Zustände des Leitungsbandes leer, sodass kein Strom fließen kann.
- **Metalle** weisen eine hohe Leitfähigkeit auf. Die Ursache hierfür liegt im Fall der so genannten *monovalenten Metalle* in einem nur teilweise besetzten Valenzband, sodass die Valenzelektronen leicht beschleunigt werden können. Bei den so genannten *divalenten Metallen* überlappen Valenz- und Leitungsband, sodass Elektronen aus dem vollbesetzten Valenzband leicht freie Plätze im Leitungsband einnehmen können.
- Bei **Halbleitern** ist die Zahl der Elektronen im Leitungsband und die Zahl der freien Plätze im Valenzband sehr viel größer als beim Isolator. Die Ursache liegt darin, dass die Fermi-Energie gerade in einem verbotenen Band liegt, wobei der Abstand zu den benachbarten Valenz- bzw. Leitungsbandern relativ gering ist.

### 2.2.2 Eigenschaften von Halbleitern

**Halbleiter** sind Festkörper mit einer kristallinen Struktur. Siliziumatome sind beispielsweise in einem kubisch-raumzentrierten Kristallgitter (Tetraeder) angeordnet /2.6/. Ihre Leitfähigkeit ist in hohem Maße von den Umgebungsbedingungen, z. B. der Temperatur, abhängig /2.2/.

Die so genannte **Eigenleitfähigkeit** der idealen Halbleiter, die auch als *Eigenhalbleiter* oder *intrinsische Halbleiter* bezeichnet werden, lässt sich aber auch durch den Einbau von Störstellen einstellen /2.17/, /2.18/.

Unter **Störstellen** versteht man fehlende oder überzählige Atome im Kristallgitter der Halbleiter oder den ersatzweisen oder zusätzlichen Einbau von Fremdatomen. Hierdurch ergeben sich Veränderungen im Verlauf der Energiezustände. Bei der künstlichen Verunreinigung mit Fremdatomen unterscheidet man:

- **Donatoren** besitzen im Vergleich zu den Atomen im Kristallgitter ein zusätzliches Valenzelektron, das für den Aufbau des Kristallgitters nicht benötigt wird und somit leicht in das Leitungsband abgegeben werden kann. Die hierdurch zusätzlich eingeführten, leicht beweglichen Elektronen erhöhen die Fermi-Energie  $E_F$  des Halbleiters gegenüber dem ungestörten (intrinsischen) Halbleiter  $E_{Fi}$ .
- **Akzeptoren** fehlt für den Aufbau eines vollständigen Kristallgitters ein Elektron, das somit von der Umgebung zusätzlich aufgenommen werden kann. Die Fermi-Energie des Halbleiters wird reduziert.

Bild 2.4 zeigt den Aufbau von dotierten Siliziumkristallen in zweidimensionaler Darstellung.

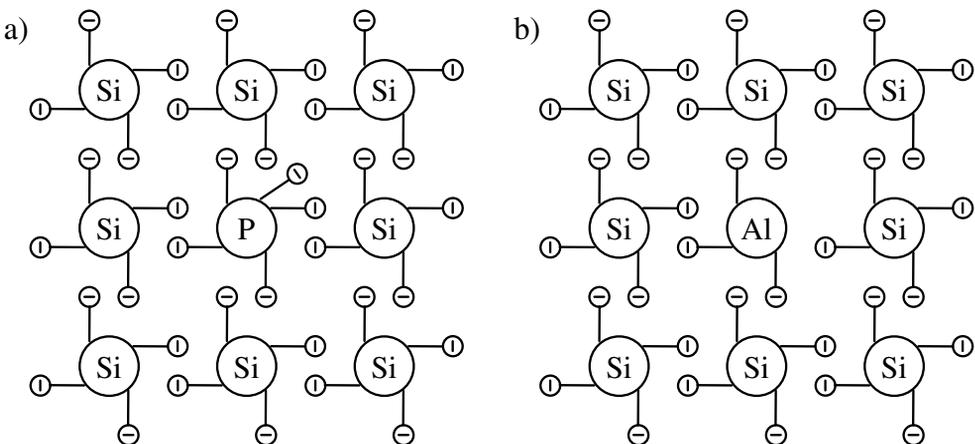


Bild 2.4 Dotierung im Siliziumkristallgitter  
a) mit fünfwertigem Phosphor, b) mit dreiwertigem Aluminium

In der Folge erhält man die **extrinsischen Halbleiter**, deren Eigenschaften wesentlich durch die Störstellen beeinflusst werden. Durch das Einfügen von Donatoren entsteht ein Elektronenüberschuss: Die freien Elektronen können leicht zum Ladungstransport eingesetzt werden. Man spricht dann von einem ***n*-leitenden Halbleiter**. Beim Einfügen von Akzeptoren entstehen **Löcher**. Hierunter versteht man fehlende Elektronen. Diese Fehlstellen können sich bewegen; man spricht dann von Löcherleitung in einem ***p*-leitenden Halbleiter**.

Als Halbleitermaterial findet gegenwärtig das vierwertige Silizium die mit Abstand größte Verbreitung. Diese begründet sich im Wesentlichen mit der Tatsache, dass mit dem natürlichen Oxid des Siliziums ( $\text{SiO}_2$ ) ein sehr kostengünstiger Isolator mit vergleichsweise guten Eigenschaften zur Verfügung steht.

### 2.2.3 Herstellung von Halbleitern

Die Herstellung von integrierten Schaltungen kann in drei Abschnitte unterteilt werden /2.1/, /2.2/. Diese entspricht auch der in der Praxis anzutreffenden Arbeitsteilung zwischen verschiedenen Unternehmen.

- Die **Herstellung der Silizium-Scheiben (Wafer)** umfasst alle Fertigungsschritte von der Züchtung hochreiner Siliziumkristalle bis zur Bereitstellung der fertigen Substratscheibe.
- Die **Chipfertigung** beinhaltet die Herstellung der aktiven und passiven Gebiete und deren Verbindungen im Waferverbund. Diese wird im Folgenden näher erläutert /2.23/.
- Die **Chipmontage** beginnt mit dem Vereinzelnen der Chips aus dem Waferverbund und beinhaltet insbesondere das Verpacken des Chips in einem Gehäuse /2.4/.
- Vor dem Hintergrund der extrem kleinen Strukturgrößen muss während bzw. nach der Fertigung die fehlerfreie Funktion der Halbleiterschaltung verifiziert werden. Hierzu dient der **Chiptest** ( $\rightarrow$  9).

Hinzu kommt natürlich noch der eigentliche **Schaltungsentwurf**, der im Wesentlichen Gegenstand der Kapitel 7 und 8 ist.

Die grundlegende Prozesstechnologie ist zum gegenwärtigen Zeitpunkt die *Planartechnologie*, bei der eine große Anzahl von Funktionselementen und deren elektrische Verschaltung von einer Seite aus in eine ebene Halbleiterscheibe mit weitgehend planarer Oberfläche eingebracht wird /2.10/. Die wichtigsten Arbeitsschritte sind in Bild 2.5 gezeigt:

- Unter der **Schichtherstellung** versteht man den Aufbau verschiedenartiger Materialien auf der Oberfläche des Wafers. Diese kann durch Oxidation, Dampfabcheidung (Chemical Vapour Deposition, CVD), Epitaxie, Kato-

denzerstäubung (Sputtering), Bedampfen (Evaporation) oder Beschichten (Coating) erfolgen.

- Mithilfe der **Lithographie** nimmt man die Strukturierung vor, d. h. die Festlegung der lateralen Geometrie auf dem Chip. Diese umfasst das Aufbringen eines Fotolacks, der über eine Maske ( $\rightarrow$  7.2.2.8,  $\rightarrow$  10.1.1) belichtet wird. Nach der Entwicklung des Fotolacks kann das Material im belichteten Bereich wegätzt werden, während die jeweils unbelichteten Bereiche stehen bleiben.
- Durch das **Ätzen** können Schichten abgetragen werden. Das Ätzen wird unter Umständen selektiv erfolgen, wenn einige Bereiche durch eine Lack- oder andere Schicht geschützt werden.

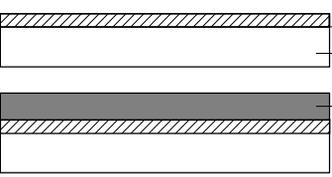
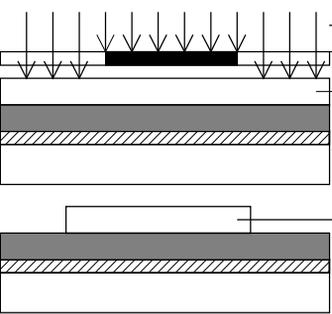
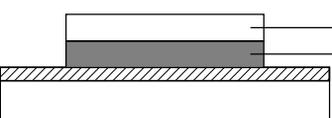
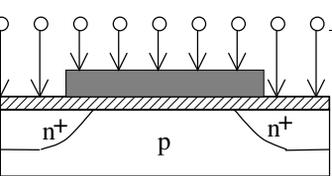
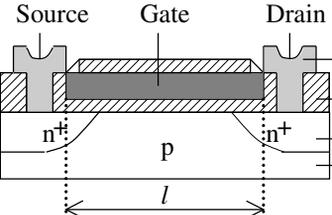
 <p>SiO<sub>2</sub> Siliziumscheibe polykristallines Silizium</p>	Schichttechnik
 <p>Licht Maske Photoresist Photoresist</p>	Lithographie
 <p>Photoresist polykristallines Silizium</p>	Ätztechnik
 <p>Dotieratome (Arsen, Phosphor) n<sup>+</sup> p n<sup>+</sup></p>	Dotiertechnik
 <p>Source Gate Drain Al SiO<sub>2</sub> n<sup>+</sup>-Silizium p-Silizium l</p>	N-Kanal-MOS-Transistor in einer integrierten Schaltung

Bild 2.5 Arbeitsschritte bei der Chipfertigung

- Unter **Dotierung** versteht man das gesteuerte Einbringen von Fremdstoffen in das Halbleitermaterial zur Schaffung definierter elektrischer Eigenschaften. Auch die Dotierungen können selektiv erfolgen.

Bild 2.5 zeigt mit der Länge des Gates eines Feldeffekttransistors auch die charakteristische Strukturgröße einer Halbleitertechnologie.

## 2.2.4 Skalierung von Halbleiterbauelementen

Unter der **Strukturgröße einer Halbleitertechnologie** versteht man die Länge  $l$  des Gates eines Feldeffekttransistors ( $\rightarrow$  2.3.3). Sie stellt üblicherweise die kleinste laterale Dimension auf dem Chip dar, von der alle anderen Größen abgeleitet werden.

Dabei wird diese Strukturgröße seit Jahren verringert. Neben der Flächensparnis ergibt sich sowohl ein Anstieg der Schaltgeschwindigkeit als auch eine Abnahme der Verlustleistung beim Schaltvorgang.

Die Miniaturisierung der Bauelemente wird durch die Skalierungstheorie beschrieben.

Unter der **Skalierung von Bauelementen** versteht man die Verringerung der Strukturgröße einer Halbleitertechnologie sowie der abgeleiteten Größen.

Skaliert man die Bauelementeparameter von MOS-Technologien ( $\rightarrow$  2.3.3) mit einem Faktor  $K > 1$  so, dass die elektrische Feldstärke konstant bleibt, so ergeben sich im Rahmen dieses so genannten **constant field scaling** die in Tabelle 2.1 gezeigten Bauelemente- und Schaltungsparameter /2.5/.

Tabelle 2.1 Ideale Skalierung der Bauelemente- und Schaltungsparameter /2.5/

Bauelementeparameter			Schaltungsparameter		
Kanallänge	$l$	$1/K$	Strom	$I$	$1/K$
Kanalweite	$w$	$1/K$	Verzögerungszeit	$U_{DD}C/I$	$1/K$
Gateoxiddichte	$t_{ox}$	$1/K$	Leistungsverbrauch	$U_{DD}I$	$1/K^2$
Tiefe S/D-Kontakte	$r_j$	$1/K$	Flächenbedarf	$A$	$1/K^2$
Tiefe Verarmungsschicht	$x_{d,max}$	$1/K$	Leistungsdichte	$U_{DD}I/A$	$K$
Substratdotierung	$N_A$	$K$	elektrische Feldstärke	$U_{DD}/l$	1
Versorgungsspannung	$U_{DD}$	$1/K$			

Im Jahr 1979 stellte der damalige Präsident der Intel Corp., Gordon Moore, das empirische Gesetz auf, demzufolge eine Chipentwicklung alle drei Jahre durch eine neue Generation abgelöst wird, die viermal leistungsfähiger ist als die vorangegangene /2.12/. Dieser Trend mit einer Steigerung um etwa zwei

Größenordnungen pro Dekade ist seit mehr als fast 30 Jahren ungebrochen. Bild 2.6 zeigt die Moore'sche Gerade für charakteristische Größen kleiner als 1  $\mu\text{m}$ .

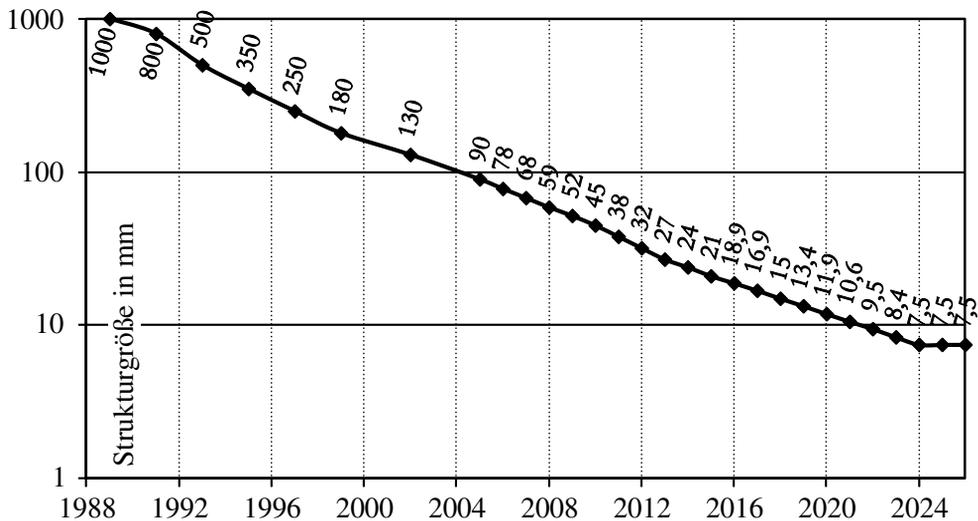


Bild 2.6 Skalierung hochintegrierter mikroelektronischer Bauelemente; Zeitraum bis 2010

Bei der Darstellung in Bild ( $\rightarrow$  Bild 2.6) handelt es sich um die Strukturgröße des halben Abstands auf Metall-1-Ebene (*Metal 1 half-pitch*) der potenziell zur Massenfertigung verfügbaren Technologien für Mikroprozessoren und DRAM-Speicher. Abweichungen von dieser Gerade können bei Prototypenfertigung hin zu kleineren Strukturgrößen und bei eingefahrener Massenfertigung hin zu größeren Strukturgrößen beobachtet werden.

Zusätzlich erscheint es erwähnenswert, dass sich in den letzten Jahren ein Trend zu „More than Moore“ beobachten lässt. Neben den herkömmlichen Halbleiterbauelementen werden im Rahmen der sogenannten Mikrosystemtechnik zunehmend auch weitere Bauelemente, wie chemische oder mechanische Sensoren oder auch Mikroaktoren integriert [2.7].

### 2.2.5 Weiterentwicklung von Halbleitern

Wie in Abschnitt 2.2.4 gezeigt, verkleinert sich die heutige Mikroelektronik zunehmend hin zu Nanometer-Abmessungen. Man rechnet damit, dass dies zu neuen, viel versprechenden Produkten mit einer Vielzahl neuartiger Funktionen führen wird. Auf dem Weg dahin stößt man auf vielfältige bislang ungelöste Herausforderungen im Bereich der Technologie, da man zunehmend an die physikalischen Grenzen der Bauelemente vordringt.

Es existieren verschiedenste Ansätze, um diese Herausforderungen zu lösen. Hierzu zählen neben den kurzfristigeren Maßnahmen, wie erweiterte Lithographieverfahren und Einsatz neuer Materialien in Teilbereichen der

Bauelemente, auch komplett neue Technologieansätze wie Nanotechnologie und Quantenelektronik.

Ein Aspekt, der sich bereits heute für den Schaltungsentwickler wesentlich bemerkbar macht, ist das veränderte Leckstromverhalten der Transistoren. Dominierte in traditionellen CMOS-Technologien die dynamische Verlustleistungsaufnahme, so treten zunehmend *statische Leckstrombestandteile* auf. Hierbei machen sich insbesondere bemerkbar /2.11/:

- Leckströme durch den Kanal eines MOSFETs im Bereich der schwachen Inversion (*subthreshold leakage*),
- Leckströme vom Gate in den Kanal durch das immer dünner werdende Gateoxid (*gate leakage*). Materialien mit hoher elektrischer Feldkonstante (High-k-Materialien) können diesen Effekt bremsen.

Tabelle 2.2 Entwicklung der dynamischen Energie- und der statischen Leistungsaufnahme /2.21/

	2001	2004	2007	2010	2013	2016
Strukturgröße in nm	130	90	65	45	32	22
Dynamische Energieaufnahme <sup>1)</sup> in fJ	0,347	0,099	0,032	0,015	0,007	0,002
Statische Verlustleistungsaufnahme <sup>2)</sup> in W	$5,6 \cdot 10^{-9}$	$1,1 \cdot 10^{-8}$	$5,3 \cdot 10^{-8}$	$9,7 \cdot 10^{-8}$	$1,4 \cdot 10^{-7}$	$1,1 \cdot 10^{-7}$

1) Energie pro Schaltvorgang pro Transistor

2) statische Leistungsaufnahme pro Transistor

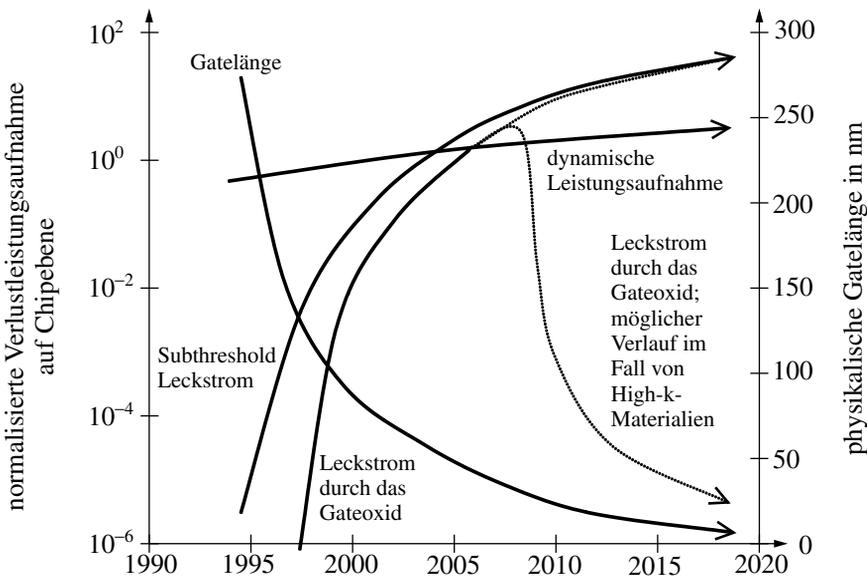


Bild 2.7 Zukünftige Entwicklung der Leistungsaufnahme von MOS-Transistoren /2.24/